

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное бюджетное образовательное учреждение
высшего профессионального образования
«Южно-Российский государственный университет экономики и сервиса»
(ФГБОУ ВПО «ЮРГУЭС»)

Н.Н. Прокопенко, Н.В. Ковбасюк, С.В. Крюков

**КОМПЬЮТЕРНОЕ МОДЕЛИРОВАНИЕ
ДИФФЕРЕНЦИАЛЬНЫХ УСИЛИТЕЛЕЙ
С ПОВЫШЕННЫМ ОСЛАБЛЕНИЕМ
СИНФАЗНОГО СИГНАЛА**

Учебно-методическое пособие

по курсовому проектированию для студентов,
обучающихся по направлениям подготовки специалистов
210601.65 «Радиоэлектронные системы и комплексы»,
210302.65 «Радиотехника»,
210303.65 «Бытовая радиоэлектронная аппаратура»
и направлениям подготовки бакалавров
210400.62 «Радиотехника», 210400.62 «Телекоммуникации»,
210700.62 «Инфокоммуникационные технологии и системы связи»



ШАХТЫ
ФГБОУ ВПО «ЮРГУЭС»
2013

УДК 621.375(07)
ББК 32.846я73
П804

*Рекомендовано к внутривузовскому изданию
редакционно-издательским советом ЮРГУЭС*

Рецензенты:

д.т.н., профессор **С.Г. Крутчинский**
к.т.н., профессор **Е.И. Старченко**

Прокопенко, Н.Н.

П804 Компьютерное моделирование дифференциальных усилителей с повышенным ослаблением синфазного сигнала : учебно-методическое пособие по курсовому проектированию / Н.Н. Прокопенко, Н.В. Ковбасюк, С.В. Крюков. – Шахты : ФГБОУ ВПО «ЮРГУЭС», 2013. – 76 с.

В учебно-методическом пособии рассматриваются практические схемы дифференциальных усилителей и результаты их компьютерного моделирования в средах PSpice и Cadence, а также приводятся сведения об их основных модификациях.

Учебно-методическое пособие по курсовому проектированию для студентов, обучающихся по направлениям подготовки специалистов 210601.65 «Радиоэлектронные системы и комплексы», 210302.65 «Радиотехника», 210303.65 «Бытовая радиоэлектронная аппаратура» и направлениям подготовки бакалавров 210400.62 «Радиотехника», 210400.62 «Телекоммуникации», 210700.62 «Инфокоммуникационные технологии и системы связи».

УДК 621.375(07)
ББК 32.846я73

Режим доступа к электронной копии печатного издания: <http://www.libdb.sssu.ru>

ОГЛАВЛЕНИЕ

Предисловие	4
1. Классические дифференциальные усилители на базе «перегнутого» каскода.....	5
2. Дифференциальные усилители с обратной связью по цепи активной нагрузки «перегнутого» каскода.....	7
3. Каскодные дифференциальные усилители с отрицательной обратной связью по цепи базы выходных транзисторов.....	11
4. Дифференциальные усилители с обратной связью по эмиттерной цепи «перегнутого» каскода	17
5. Организация обратной связи в «перегнутых» каскодах с транзисторными делителями выходных токов.....	24
6. «Бриллиантовые» транзисторы в цепях стабилизации статического режима ДУ	29
7. Операционные усилители на базе комплементарных ДУ с повышенным ослаблением синфазного сигнала	38
8. Практические способы введения обратной связи по синфазному сигналу в классических каскодных дифференциальных усилителях	41
9. Двухкаскадные ДУ с обратной связью по синфазному сигналу.....	44
10. Особенности введения обратных связей по синфазному сигналу в ДУ с архитектурой μ A741	53
11. Обратная связь в ДУ без транзисторных источников опорного тока	55
12. Способы построения дифференциальных усилителей с парафазным выходом.....	56
Заключение	74
Библиографический список	75

ПРЕДИСЛОВИЕ

Дисциплина «Схемотехника аналоговых и электронных устройств» содержит большое число понятий, крайне необходимых для будущих специалистов в области радиотехники и радиоэлектроники.

Для того чтобы успешно их освоить, недостаточно изучения одного лишь теоретического материала, необходимы практические навыки работы.

Данное учебно-методическое пособие рассматривает вопросы компьютерного моделирования дифференциальных усилителей с повышенным ослаблением синфазного сигнала.

Предлагается исследование в среде PSpice эффективности схемотехнических способов построения дифференциальных усилителей с повышенным ослаблением синфазного сигнала, рассматриваются практические схемы и результаты компьютерного моделирования как новых, так и известных схемотехнических решений дифференциальных усилителей, а также приводятся возможные варианты их построения в структуре аналоговых микросхем с дифференциальным входом.

Приводимые в пособии схемы могут стать хорошим подспорьем для студентов в курсовом и дипломном проектировании.

1. КЛАССИЧЕСКИЕ ДИФФЕРЕНЦИАЛЬНЫЕ УСИЛИТЕЛИ НА БАЗЕ «ПЕРЕГНУТОГО» КАСКОДА

Дифференциальные усилители на основе «перегнутых» каскодов относятся к числу наиболее широкополосных (рис. 1.1). Данное схемотехническое решение стало классическим. Следует различать две основные модификации КДУ – с несимметричной и симметричной активными нагрузками. Ниже приводятся результаты компьютерного моделирования ДУ данного класса в среде PSpice на моделях интегральных транзисторов ФГУП НПП «Пульсар».

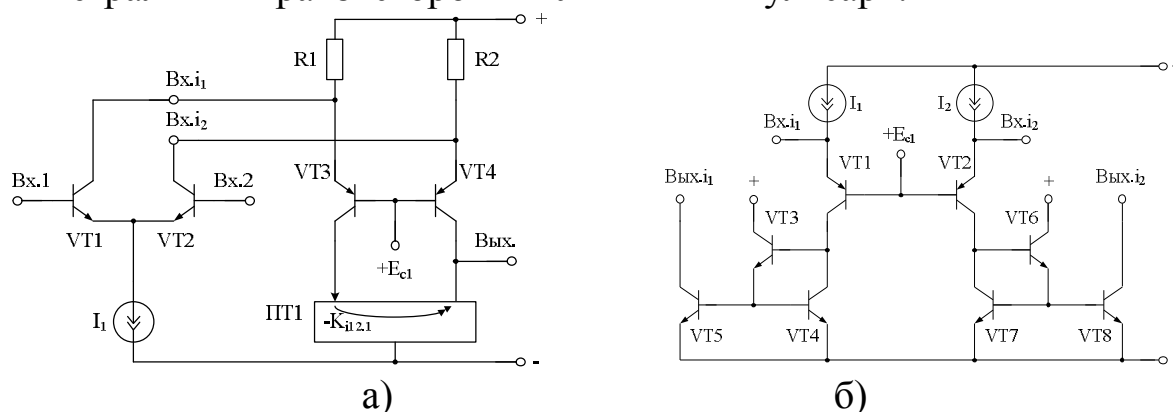


Рис. 1.1. Схема классического ДУ на базе «перегнутого» каскода с несимметричным (а) и симметричным (б) выходами

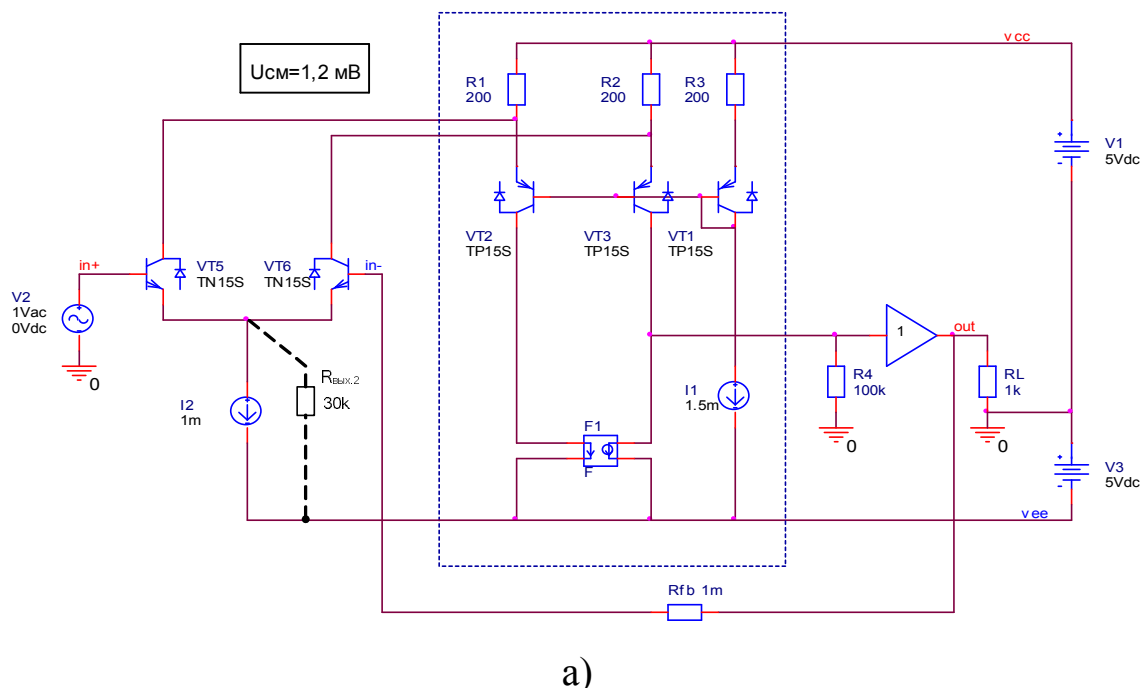
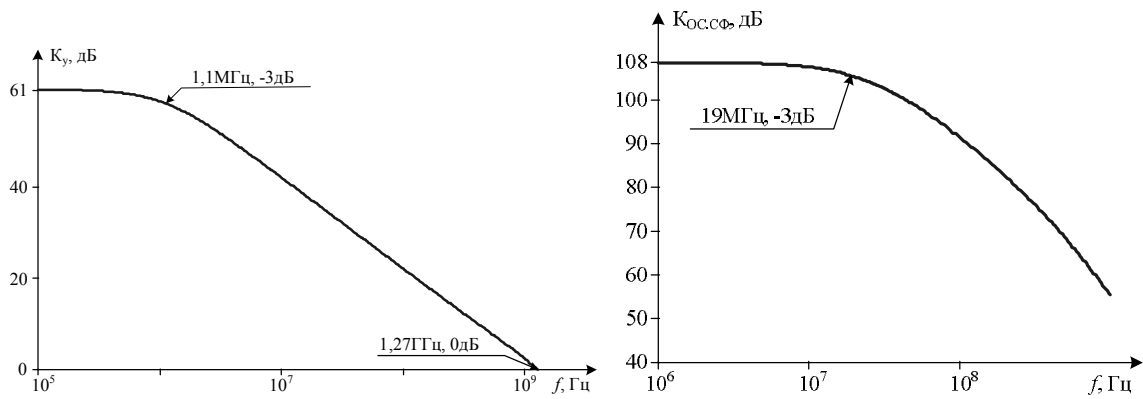


Рис. 1.2. Практическая схема ОУ в среде PSpice (а) и её амплитудно-частотные характеристики K_y (б) и $K_{oc.cф}$ (в) при коэффициенте передачи «токового» зеркала ПТ1 (F1) $K_i = 1$ и $R_{вых.2} = 30$ кОм (начало; окончание см. на с. 6)

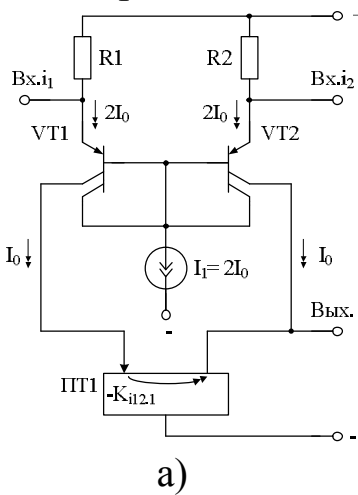


б)

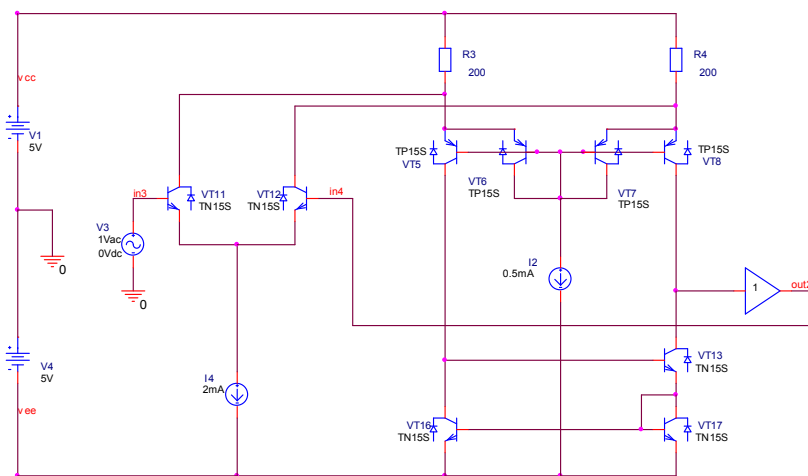
в)

Рис. 1.2. Окончание (начало см. на с. 5)

Если K_i токового зеркала отличается от единицы, то $K_{ос.сф}$ ухудшается при малых выходных сопротивлениях источника опорного тока.



а)



б)

Рис. 1.3. Схема КДУ (а) и компьютерная модель ОУ на её основе (б)

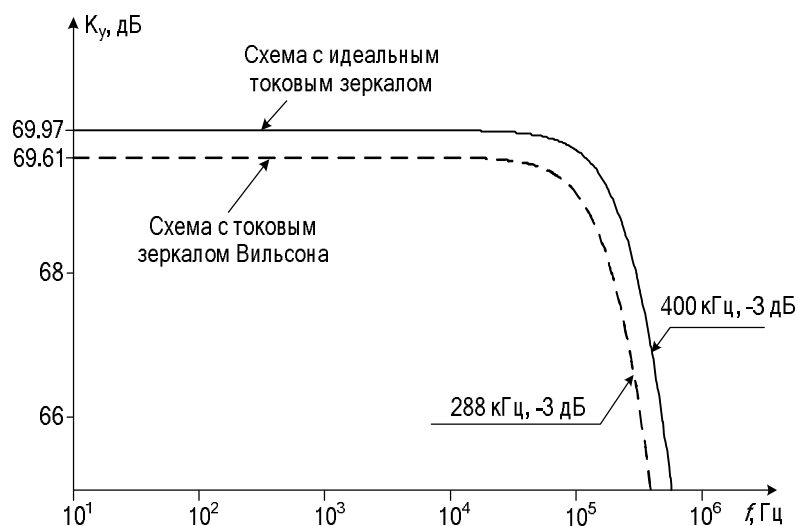


Рис. 1.4. Амплитудно-частотные характеристики K_y схемы рис. 1.3б

2. ДИФФЕРЕНЦИАЛЬНЫЕ УСИЛИТЕЛИ С ОБРАТНОЙ СВЯЗЬЮ ПО ЦЕПИ АКТИВНОЙ НАГРУЗКИ «ПЕРЕГНУТОГО» КАСКОДА

В дифференциальных усилителях с архитектурой рис. 2.1 отрицательная обратная связь по синфазному сигналу (ООС) формируется подсхемой A1 и вводится через симметричную подсхему активной нагрузки A2.

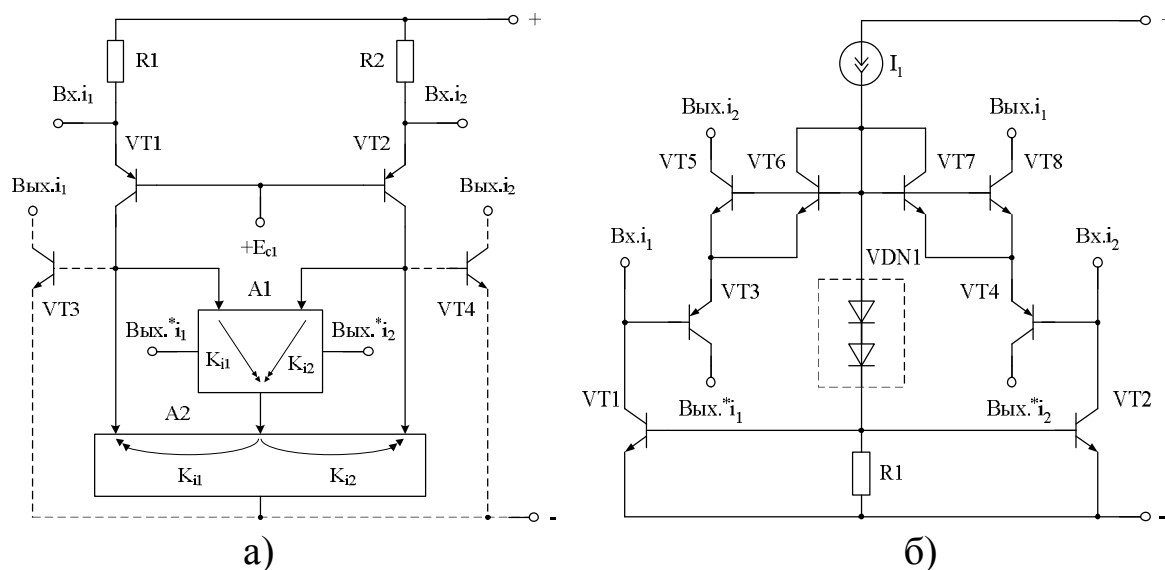
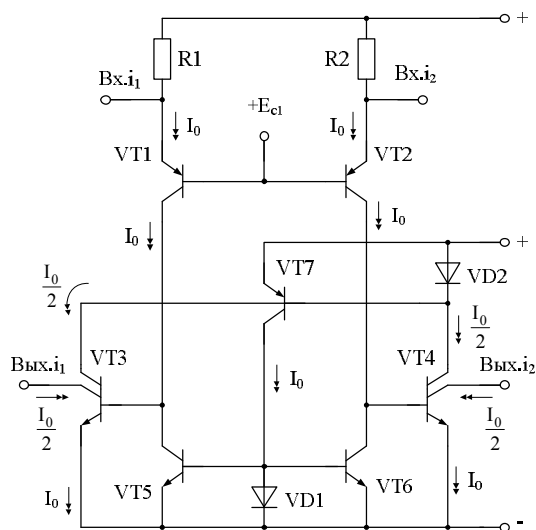


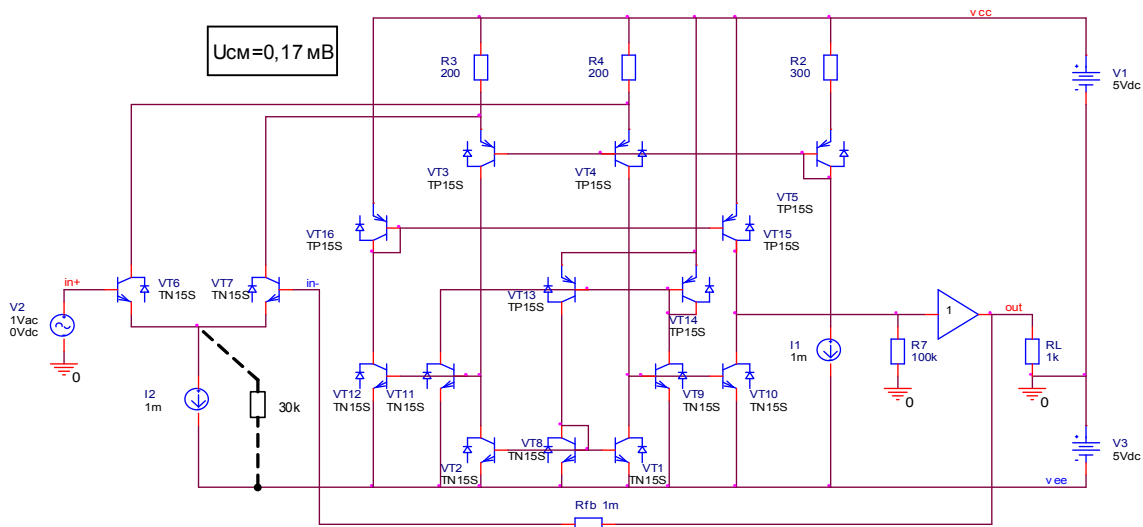
Рис. 2.1. Функциональная схема каскодного ДУ с ООС по цепи активной нагрузки A2 (а) и пример её построения (б)

Дифференциальный токовый выход ДУ организуется с помощью транзисторов VT3 и VT4 или за счёт специального построения подсхемы А1. Функции этой подсхемы может выполнять второй каскад усиления А1.

Ниже приводятся варианты построения ДУ с архитектурой, а также результаты их компьютерного моделирования в среде PSpice.



а)



б)

Рис. 2.2. Схема КДУ с отрицательной обратной связью по синфазному сигналу (а) и её компьютерная модель ОУ в среде PSpice (б)

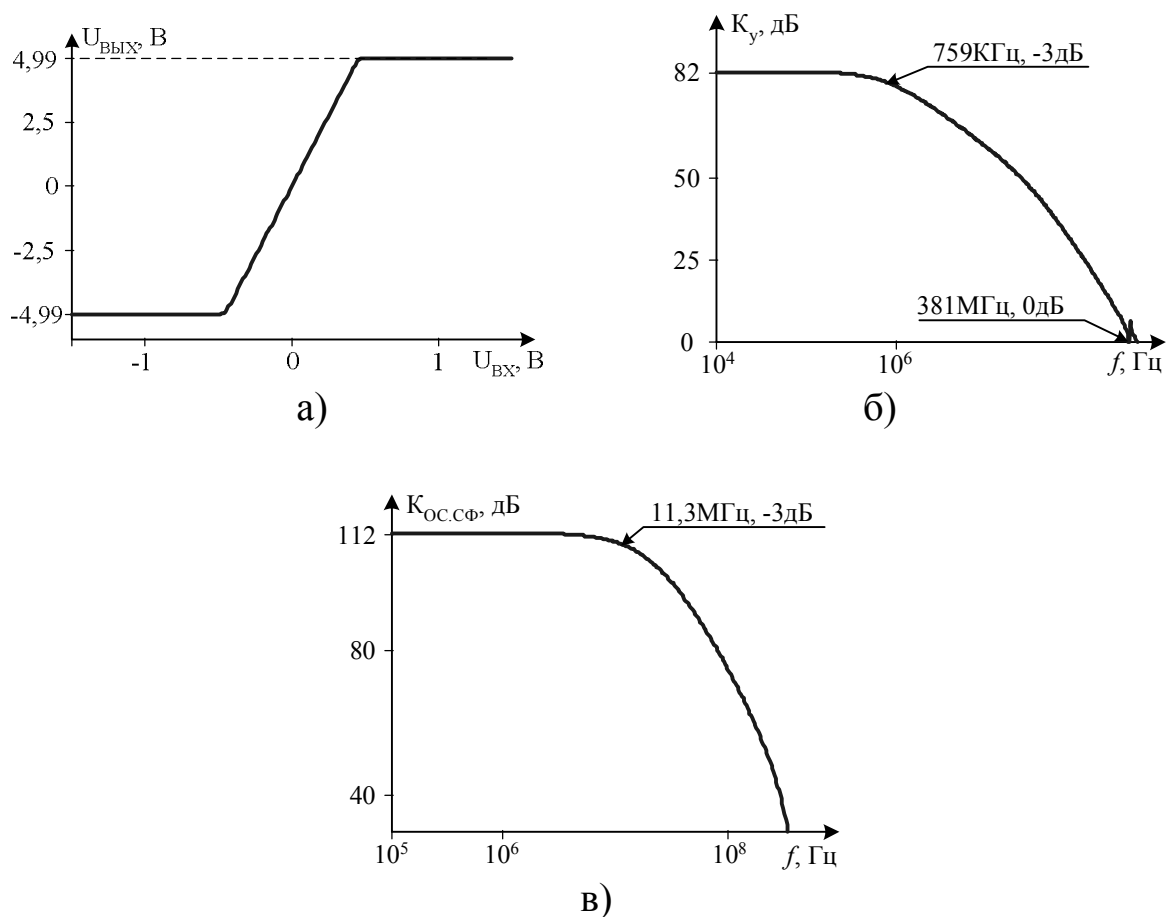


Рис. 2.3. Амплитудная (а) и амплитудно-частотные характеристики K_y (б) и $K_{\text{ОС.сф}}$ (в) ОУ рис. 2.2б

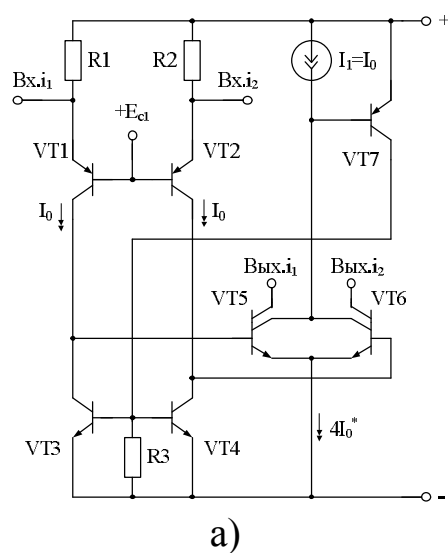


Рис. 2.4. Схема КДУ (а), компьютерная модель ОУ на её основе в среде PSpice (б) и проходная характеристика ОУ (в) (начало; окончание см. на с. 10)

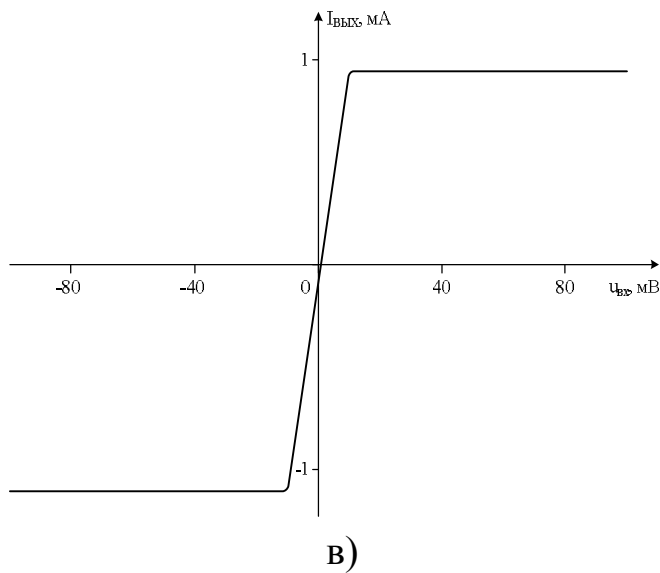
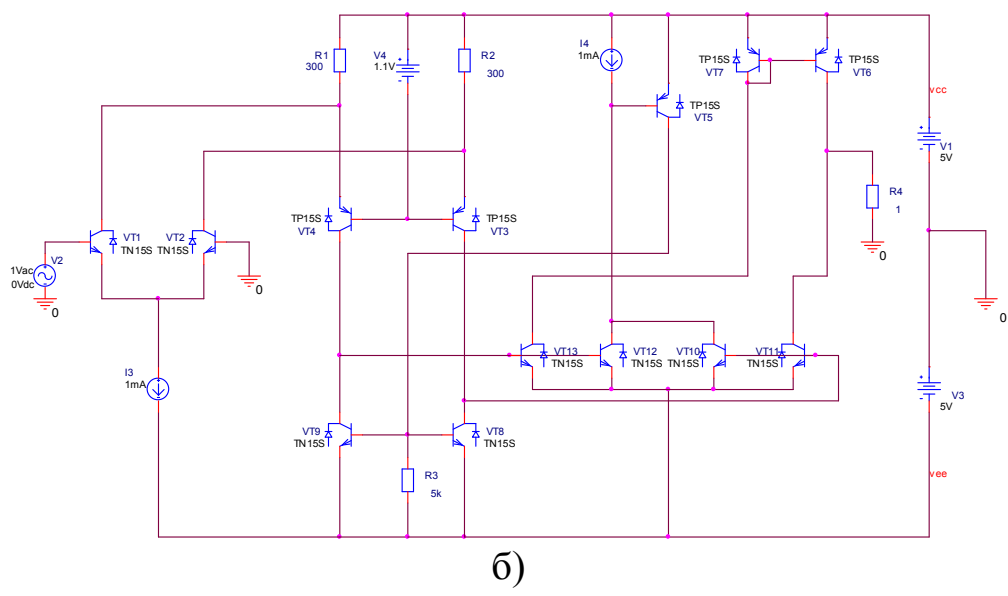


Рис. 2.4. Окончание (начало см. на с. 9)

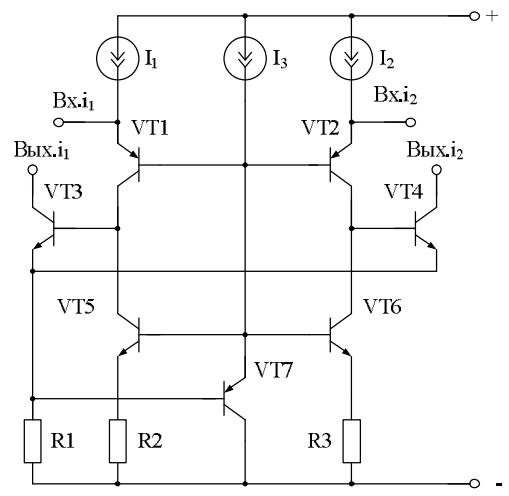


Рис. 2.5. Пример построения КДУ с функциональной схемой рис. 2.1

3. КАСКОДНЫЕ ДИФФЕРЕНЦИАЛЬНЫЕ УСИЛИТЕЛИ С ОТРИЦАТЕЛЬНОЙ ОБРАТНОЙ СВЯЗЬЮ ПО ЦЕПИ БАЗЫ ВЫХОДНЫХ ТРАНЗИСТОРОВ

Функциональная схема КДУ этого класса представлена на рис. 3.1.

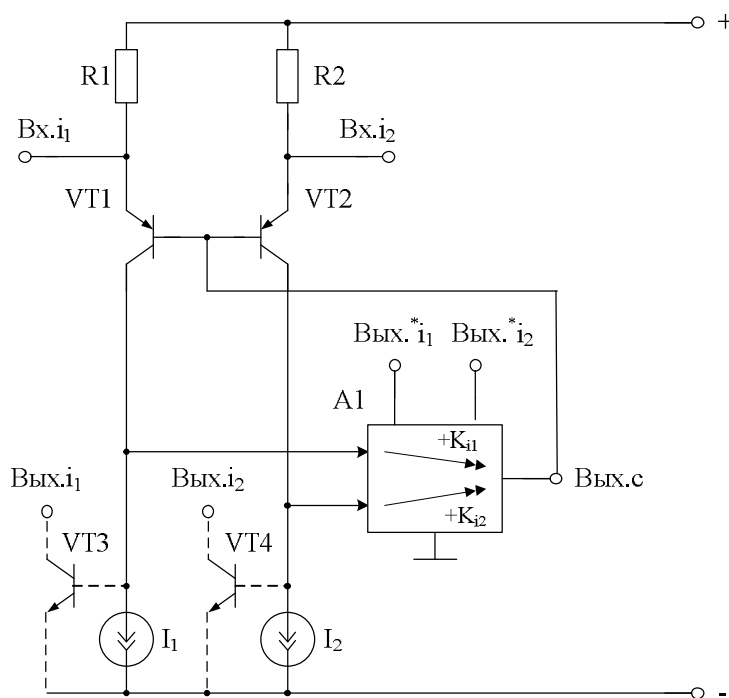


Рис. 3.1. Каскодный ДУ с ООС по цепи базы транзисторов $VT1$ – $VT2$

Она содержит второй каскад усиления $A1$, у которого имеется выходной узел $Bых.с$, формирующий сигнал, пропорциональный синфазным напряжениям на двухполюсниках нагрузки I_1 , I_2 .

В частных случаях выходной дифференциальный сигнал снимается либо с помощью специальных транзисторов $VT3$, $VT4$, либо выделяется в структуре второго каскада усиления $A1$.

На рис. 3.2–3.6 приведены практические схемы КДУ, соответствующие функциональной схеме рис. 3.1, а также результаты их компьютерного моделирования в среде PSpice.

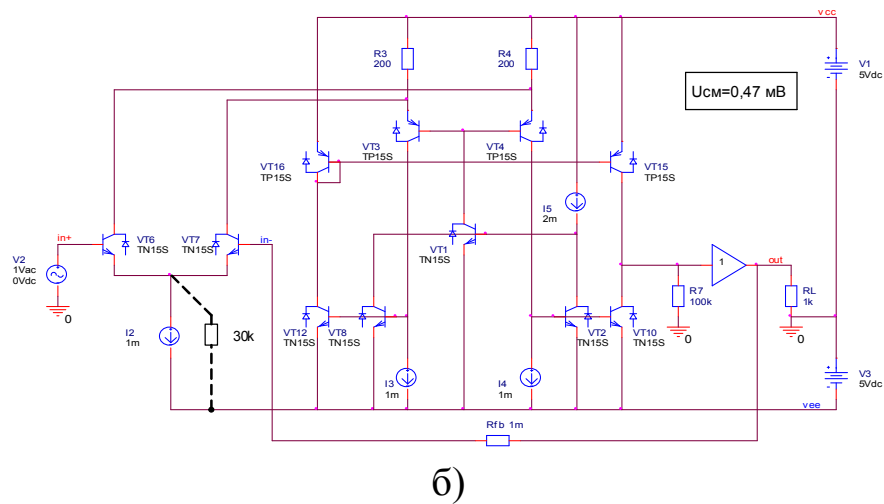
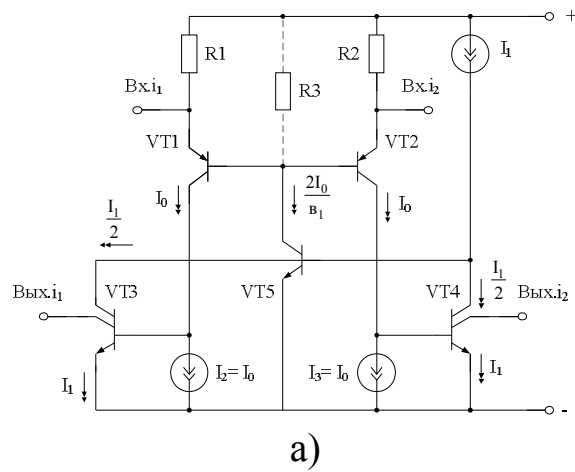


Рис. 3.2. Схема КДУ с ООС по синфазному сигналу (а) и компьютерная модель ОУ на его основе в среде PSpice (б)

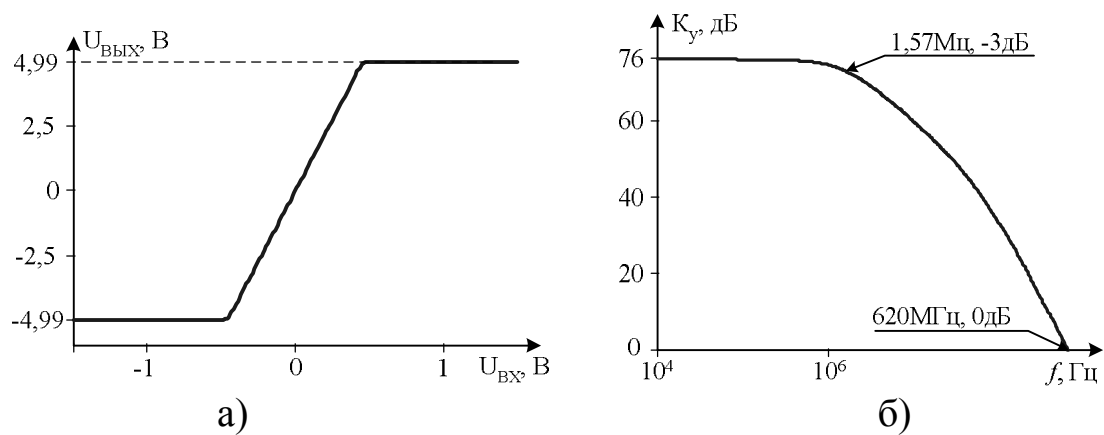
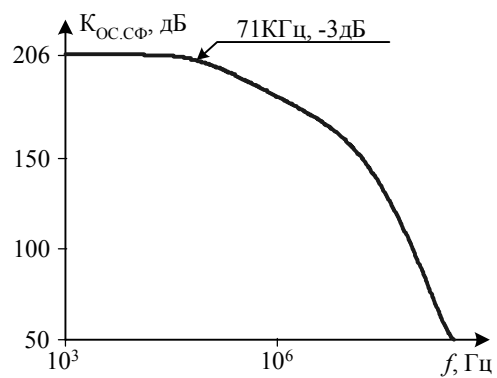
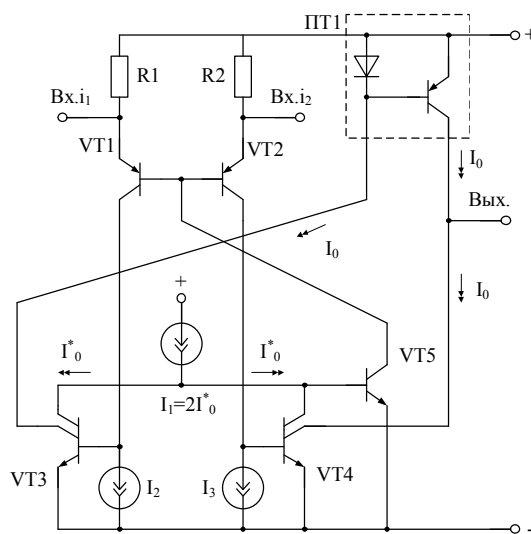


Рис. 3.3. Амплитудная (а) и амплитудно-частотные характеристики K_y (б) и $K_{oc.cф}$ (в) ОУ рис. 3.2б (начало; окончание см. на с. 13)

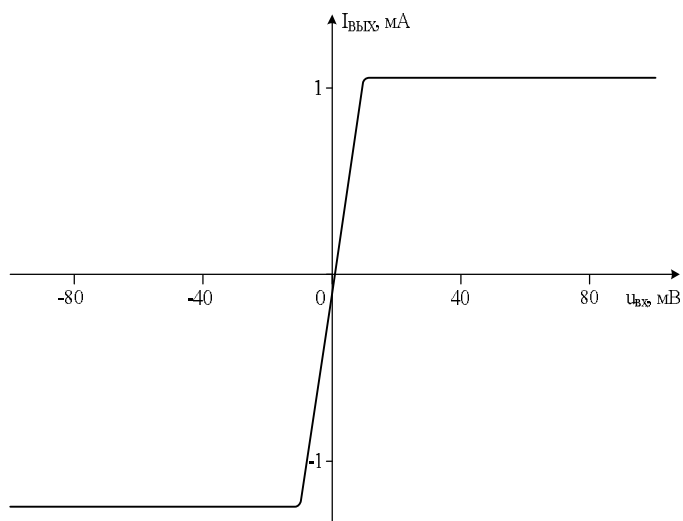


в)

Рис. 3.3. Окончание (начало см. на с. 12)

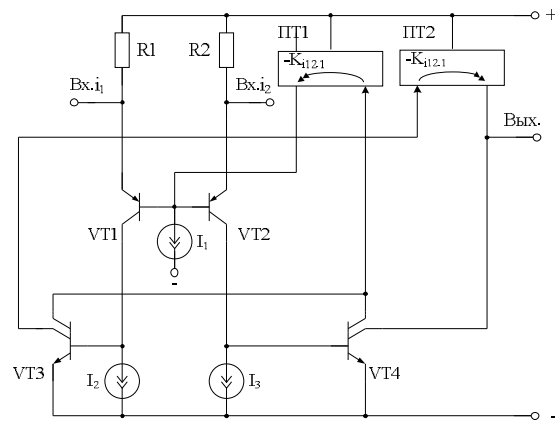


а)

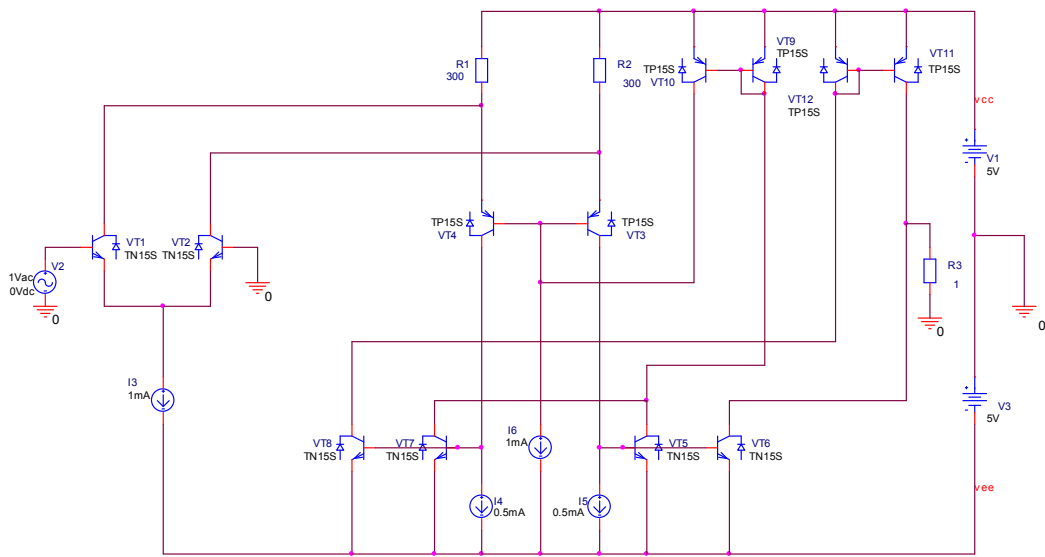


б)

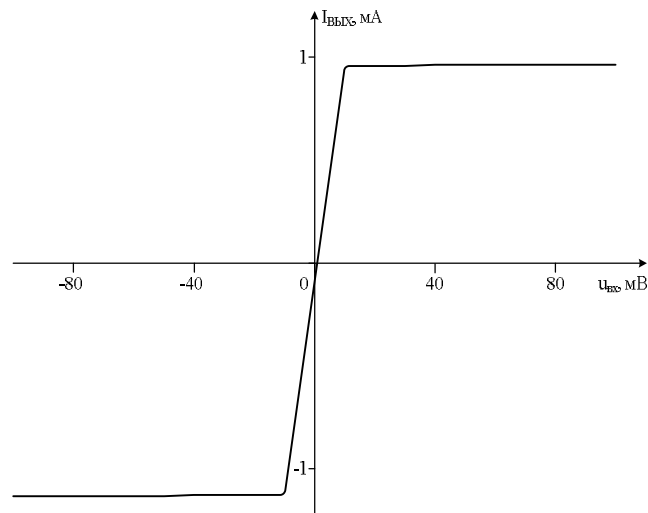
Рис. 3.4. Схема КДУ с ООС по синфазному сигналу и rail-to-rail выходом (а) и её проходная характеристика (б)



а)



б)



в)

Рис. 3.5. Функциональная схема КДУ (а), компьютерная модель ОУ на её основе в среде PSpice (б) и его проходная характеристика (в)

Ниже приводятся варианты введения ООС в «перегнутых» каскодах.

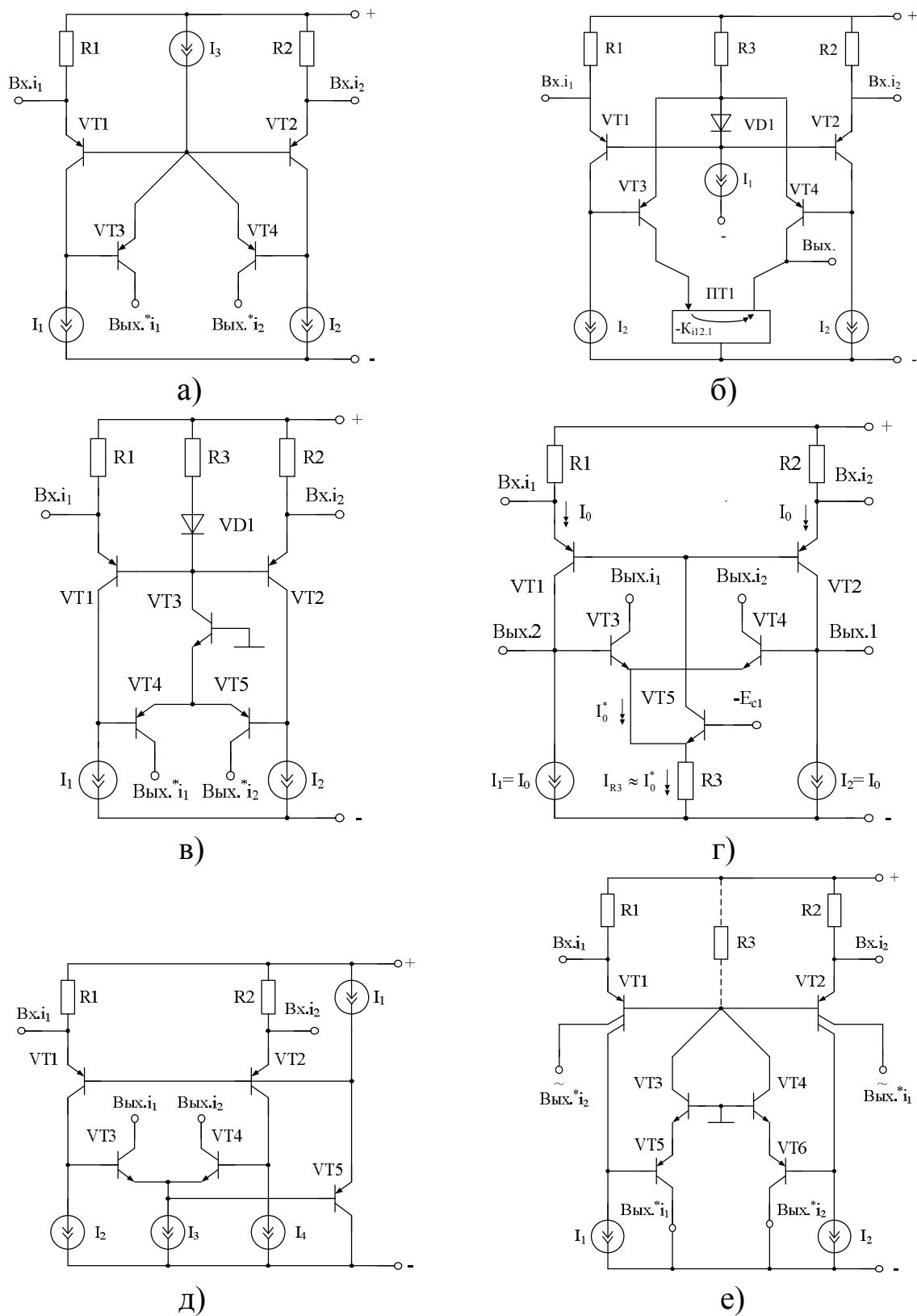
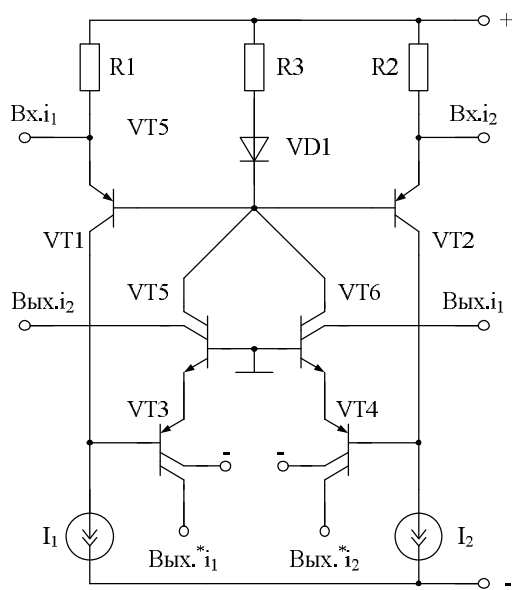
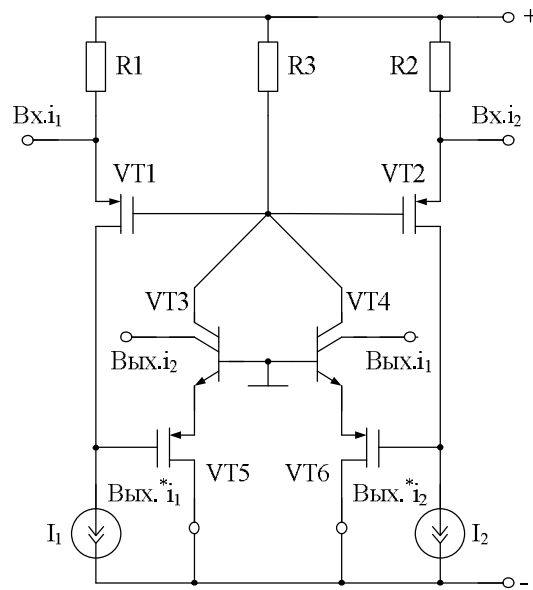


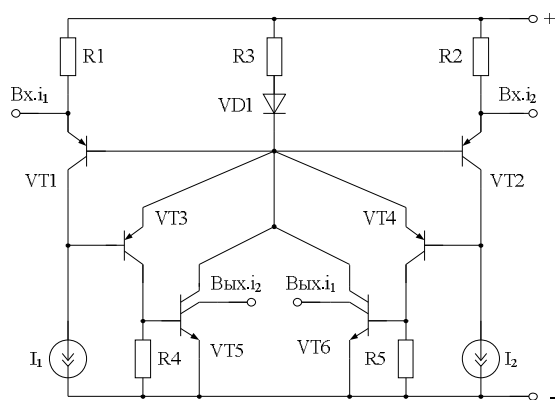
Рис. 3.6. Способы введения отрицательной обратной связи по синфазному сигналу в каскодных ДУ (начало; окончание см. на с. 16)



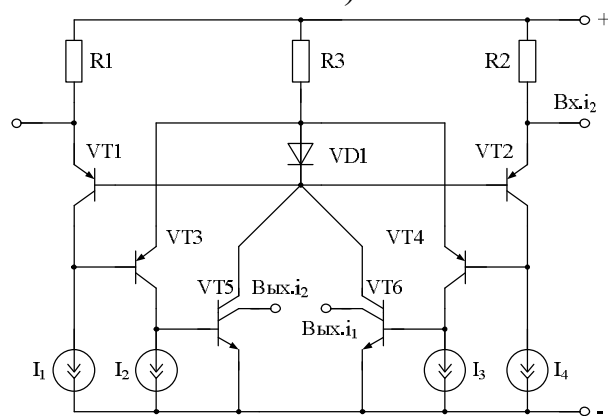
Ж)



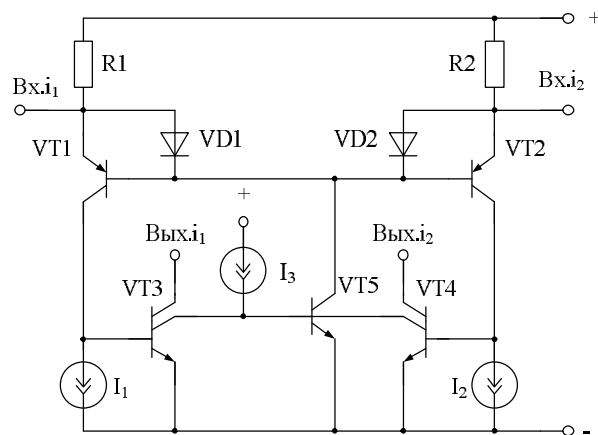
3)



и)



к)



л)

Рис. 3.6. Окончание (начало см. на с. 15)

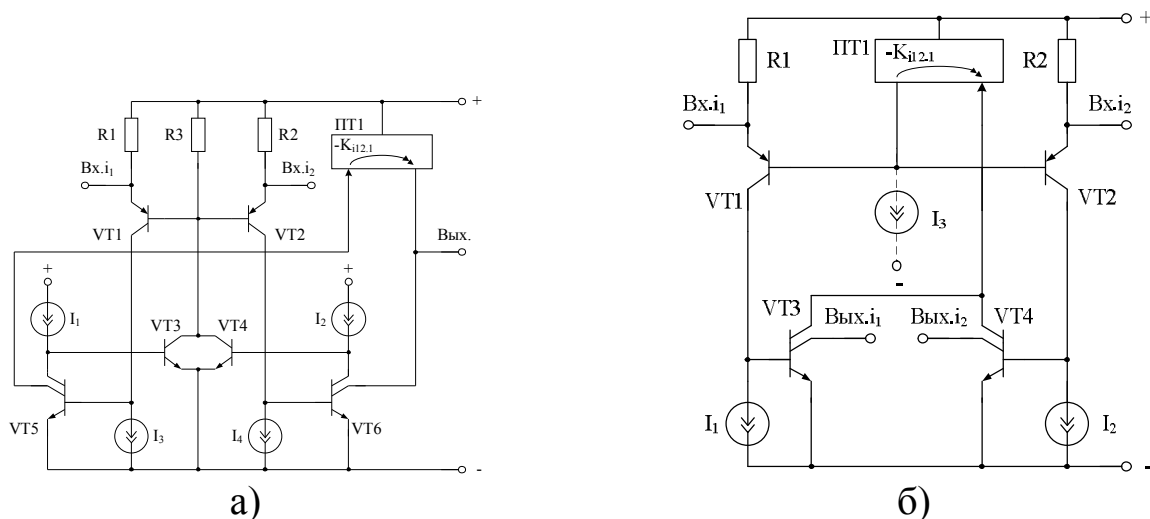


Рис. 3.7. Модификации схемы КДУ рис. 3.4а

4. ДИФФЕРЕНЦИАЛЬНЫЕ УСИЛИТЕЛИ С ОБРАТНОЙ СВЯЗЬЮ ПО ЭМИТТЕРНОЙ ЦЕПИ «ПЕРЕГНУТОГО» КАСКОДА

Для стабилизации статического режима и повышения $K_{oc,сф}$ отрицательная обратная связь по синфазному сигналу может вводиться в эмиттерную цепь транзисторов VT1-VT2 через подсхему A1.

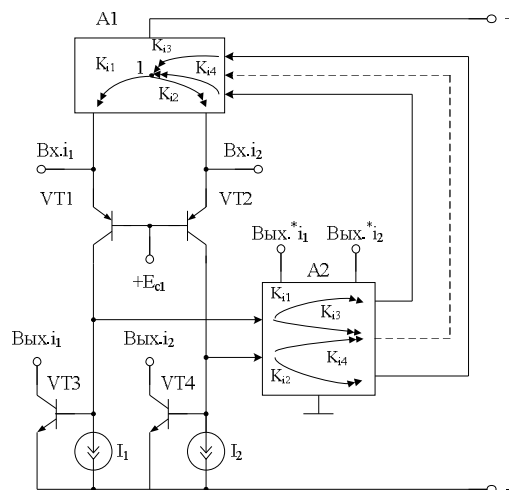


Рис. 4.1. Каскодный ДУ с ООС по эмиттерной цепи VT1-VT2

Второй каскад A2, формирующий прежде всего синфазный сигнал (или два противофазных, которые затем преобразуются в синфазный подсхемой A1), может также выполнять функции дифференциального усилителя с выходами Вых*.і1, Вых*.і2. Выходные токовые координаты могут также формироваться дополнительными транзисторами VT3, VT4.

The diagram shows a differential amplifier circuit with four transistors: VT1, VT2, VT3, and VT4. The top stage consists of VT1 and VT2, which are connected to a common emitter point. Their collectors are connected to a positive supply $+E_{c1}$ through load resistors $R1$ and $R2$. The base of VT1 is connected to a base current source $Bx.i_1$ with current I_o , and the base of VT2 is connected to a base current source $Bx.i_2$ with current I_o . The emitters of VT1 and VT2 are connected to a common point that is connected to a negative supply through a resistor $R3$ and a current source I_{R3} . The output currents from the collectors are $2I_o$. The bottom stage consists of VT3 and VT4, which are connected to a common emitter point. Their collectors are connected to a common point that is connected to a negative supply through a resistor $R3$ and a current source I_{R3} . The base of VT3 is connected to a base current source $Bx.i_1$ with current I_o , and the base of VT4 is connected to a base current source $Bx.i_2$ with current I_o . The emitters of VT3 and VT4 are connected to a common point that is connected to a negative supply through a resistor $R3$ and a current source I_{R3} . The output currents from the collectors are $I_{oc}/2$. The circuit is powered by a positive supply $+E_{c1}$ and a negative supply.

а) $K_{yr}, \text{дБ}$ vs $f, \text{Гц}$. Key points: 400 КГц, -3 дБ; 460 МГц, 0 дБ.

б) $K_{OC.cФ}, \text{дБ}$ vs $f, \text{Гц}$. Key points: 6 МГц, -3 дБ; 460 МГц, 0 дБ.

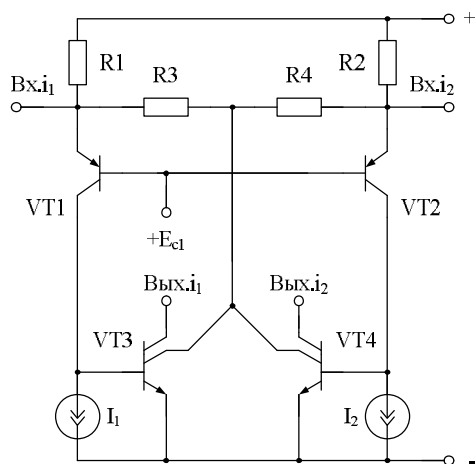


Рис. 4.5. Модификация КДУ рис. 4.2

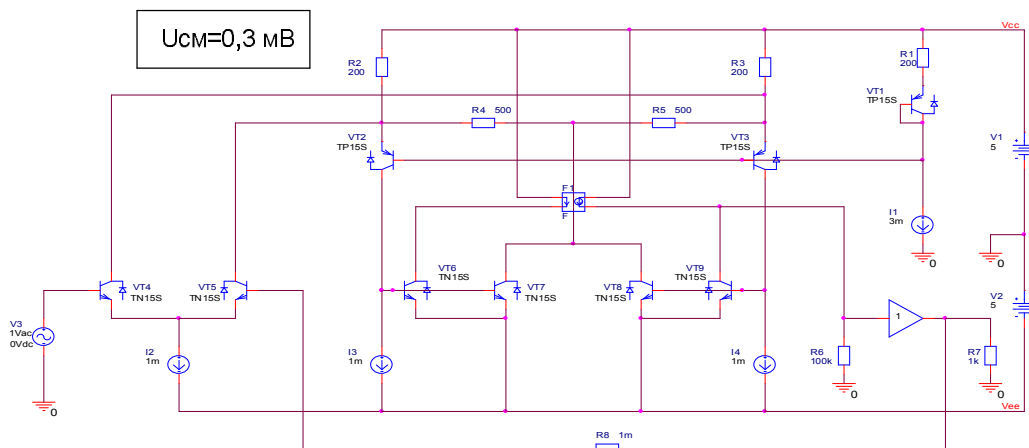


Рис. 4.6. Компьютерная модель ОУ на базе каскада рис. 4.5

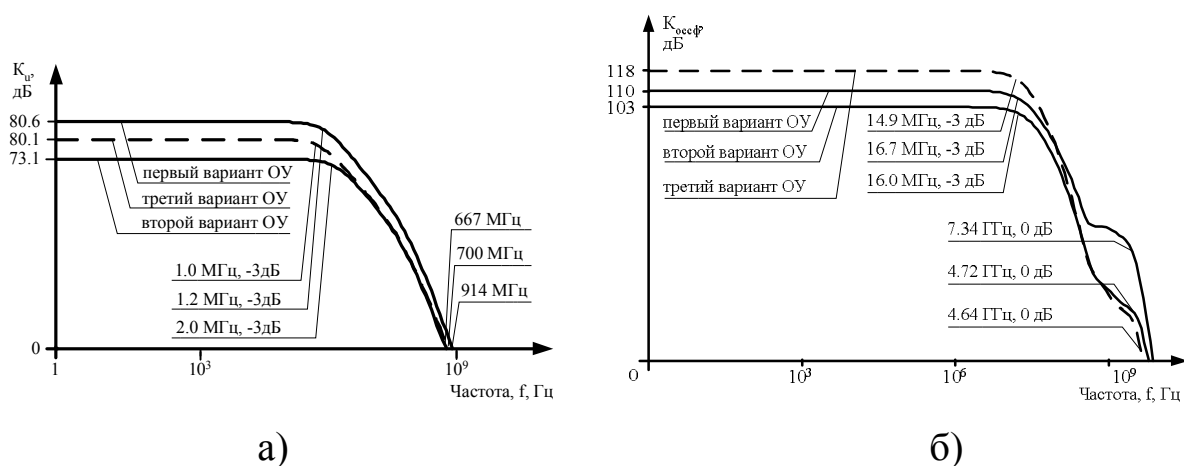


Рис. 4.7. Результаты компьютерного моделирования ОУ рис. 4.6 при различных вариантах построения токового зеркала F1 (каскадное ТЗ, классическое ТЗ, ТЗ Вильсона)

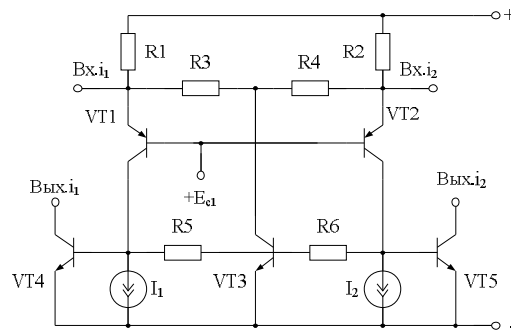


Рис. 4.8. Модификация КДУ рис. 4.5

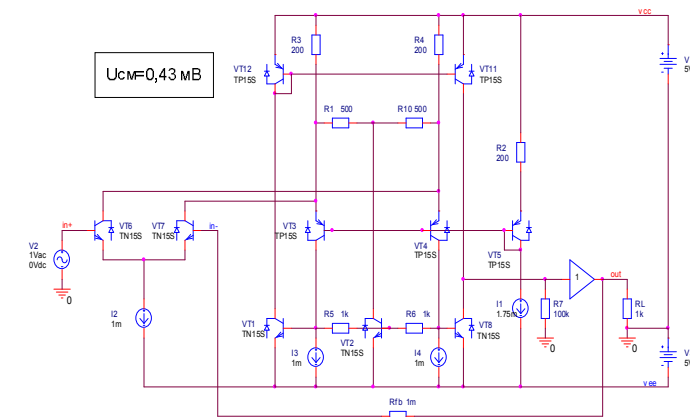


Рис. 4.9. Компьютерная модель ОУ на базе каскада рис. 4.8 в среде PSpice

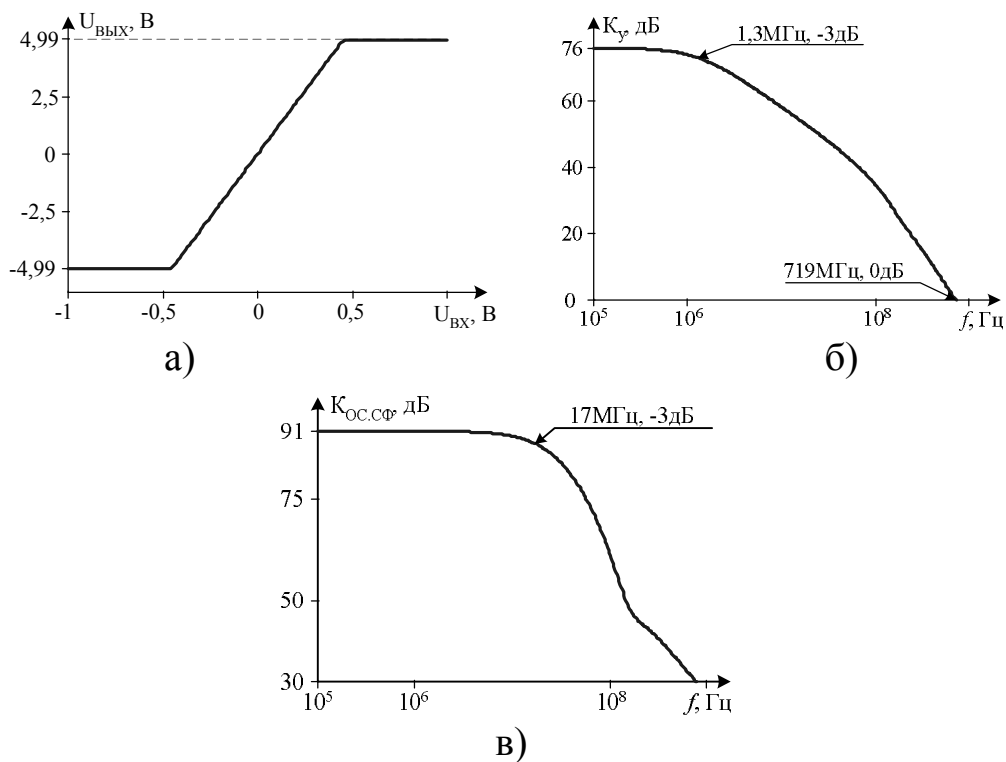


Рис. 4.10. Амплитудная (а) и амплитудно-частотные характеристики K_y (б) и $K_{\text{ос.сф}}$ (в) ОУ рис. 4.9

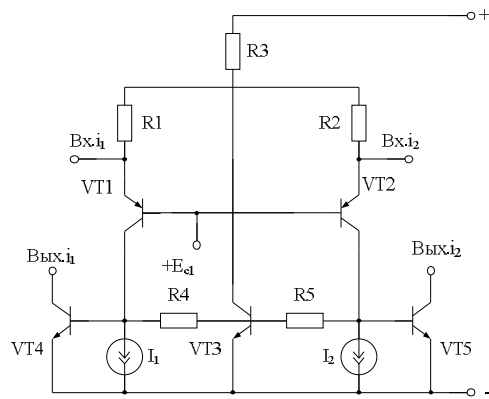


Рис. 4.11. Модификация КДУ рис. 4.5

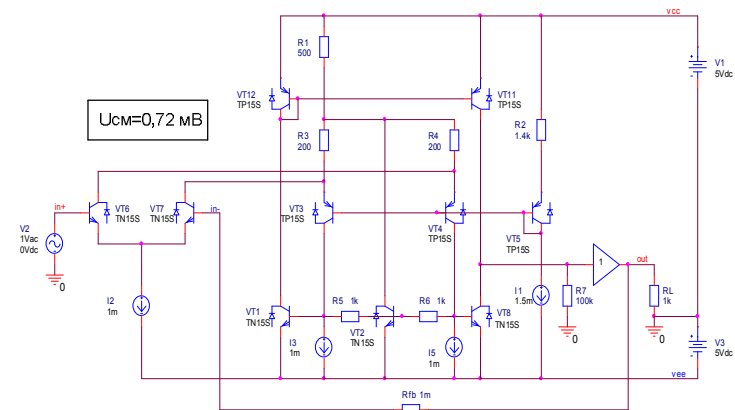


Рис. 4.12. Компьютерная модель ОУ на базе каскада рис. 4.11 в среде PSpice

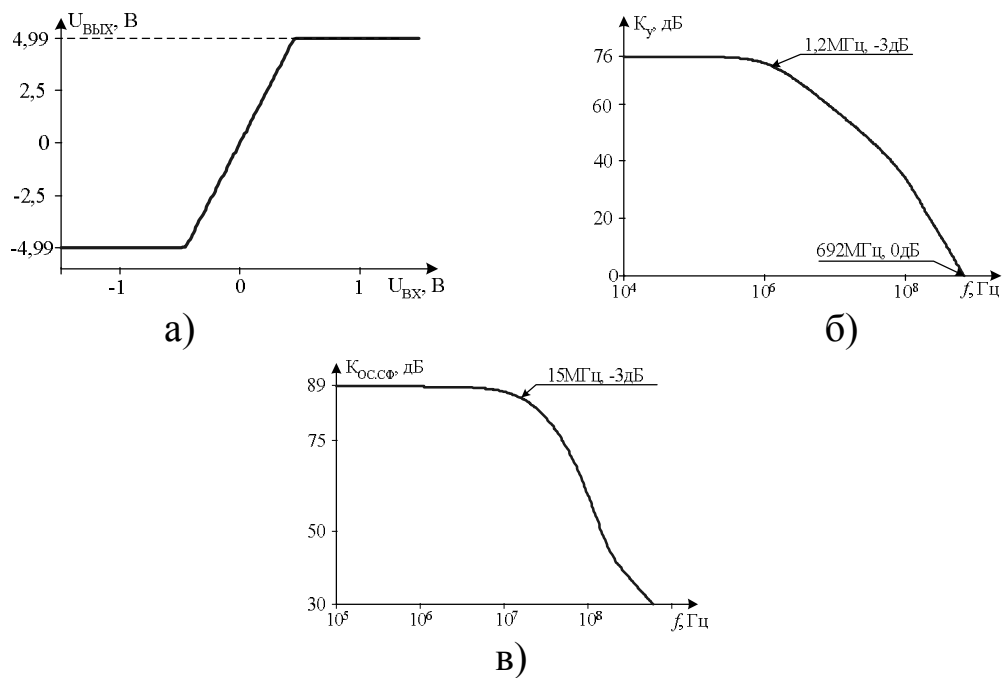


Рис. 4.13. Амплитудная (а) и амплитудно-частотные характеристики K_y (б) и $K_{\text{ос.сф}}$ (в) ОУ рис. 4.12

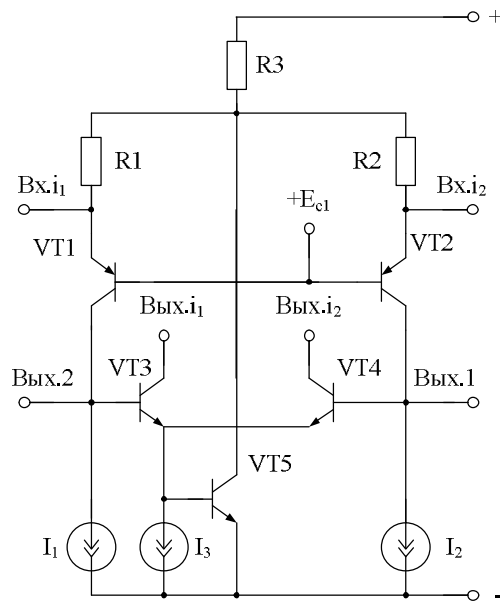


Рис. 4.14. Модификация КДУ рис. 4.5

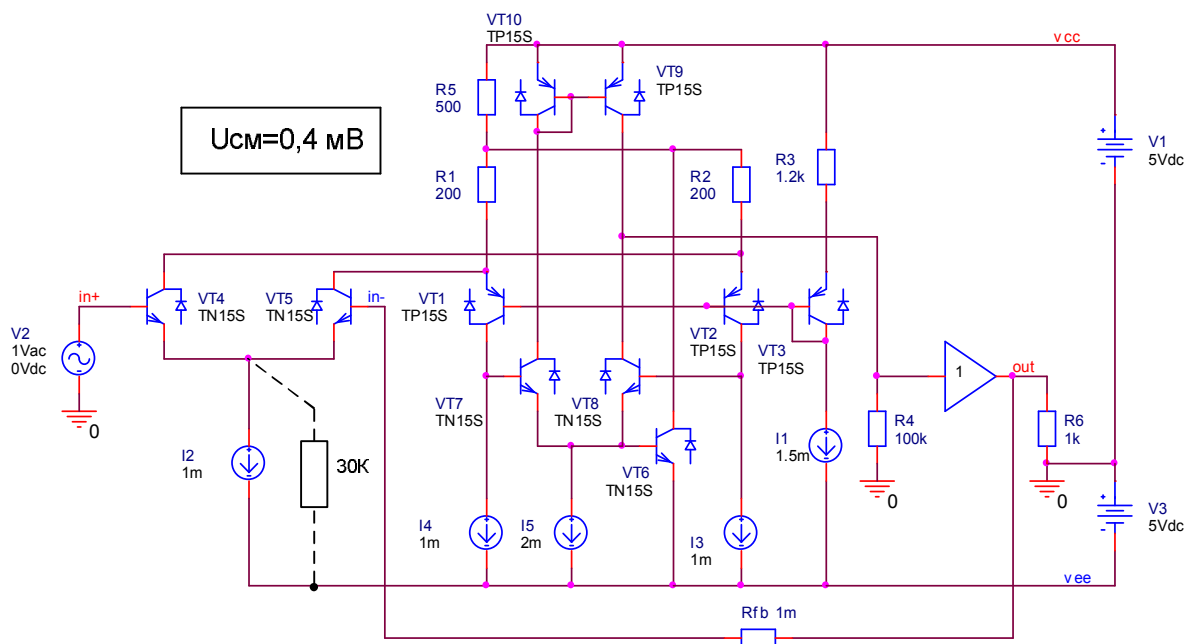
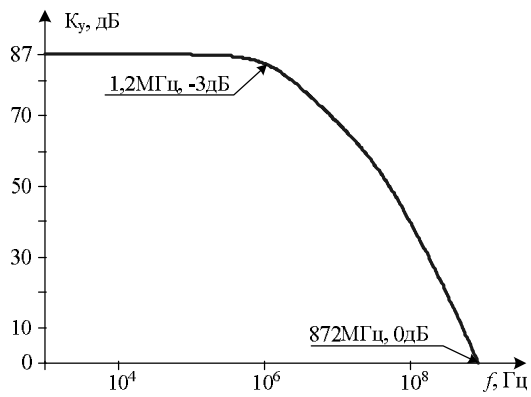
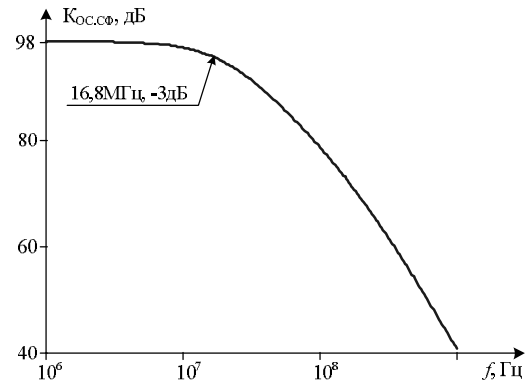


Рис. 4.15. Компьютерная модель ОУ на базе каскада рис. 4.14 в среде PSpice



а)



б)

Рис. 4.16. Амплитудно-частотные характеристики K_y (а) и $K_{oc.cф}$ (б) ОУ рис. 4.15

Ниже приводятся другие модификации «перегнутых» каскодов.

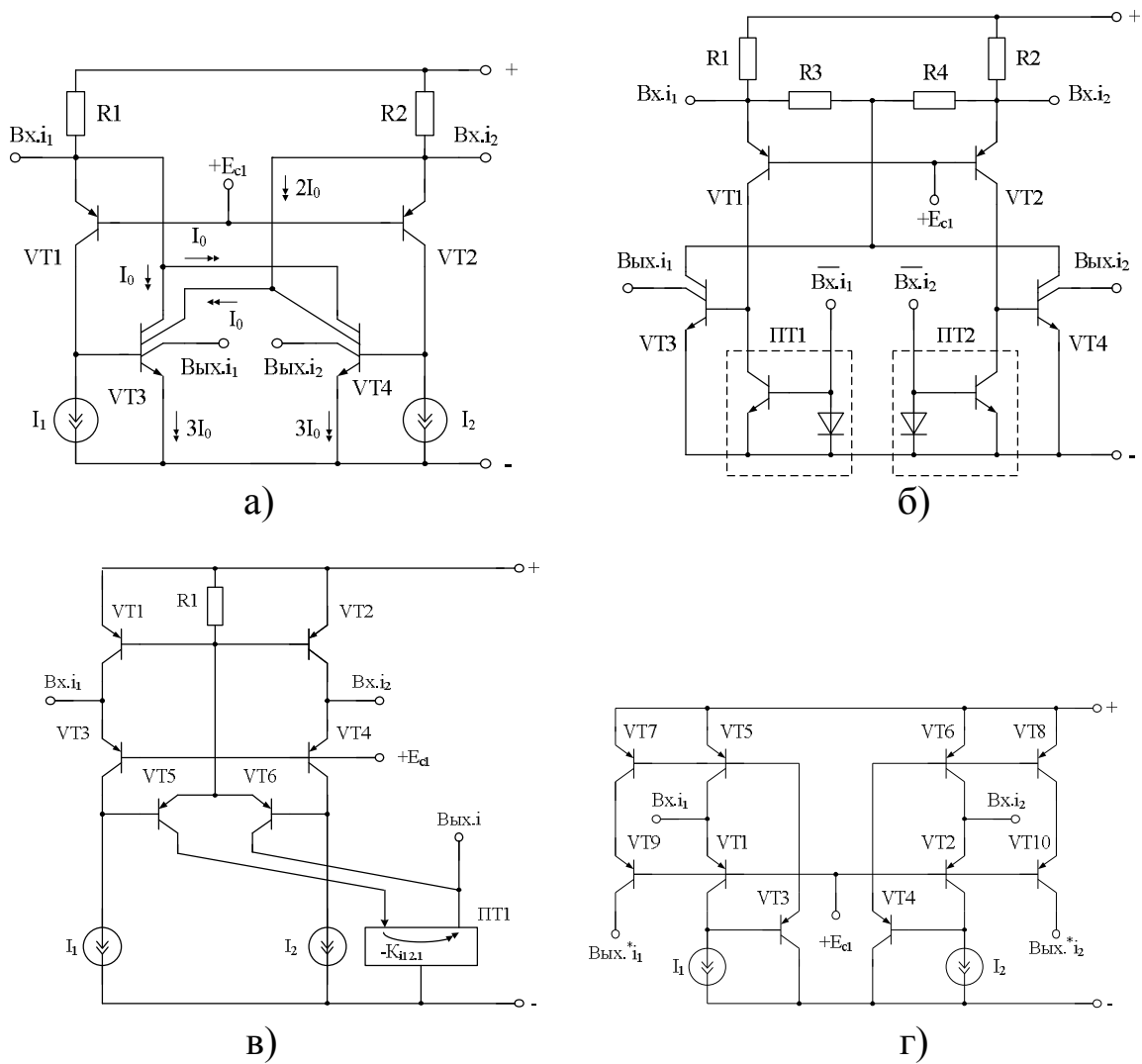


Рис. 4.17. Варианты построения «перегнутых» каскодов с обратной связью по эмиттерной цепи VT1, VT2

5. ОРГАНИЗАЦИЯ ОБРАТНОЙ СВЯЗИ В «ПЕРЕГНУТЫХ» КАСКОДАХ С ТРАНЗИСТОРНЫМИ ДЕЛИТЕЛЯМИ ВЫХОДНЫХ ТОКОВ

Параллельное включение эмиттерных переходов двух выходных транзисторов вместо VT1 (VT2) в каскодных ДУ позволяет распределить его выходные токи по двум каналам. Один из этих каналов может применяться для выделения синфазных сигналов и последующего введения отрицательной обратной связи или по цепи эмиттера, или по базовой цепи VT1–VT2 (рис. 5.1).

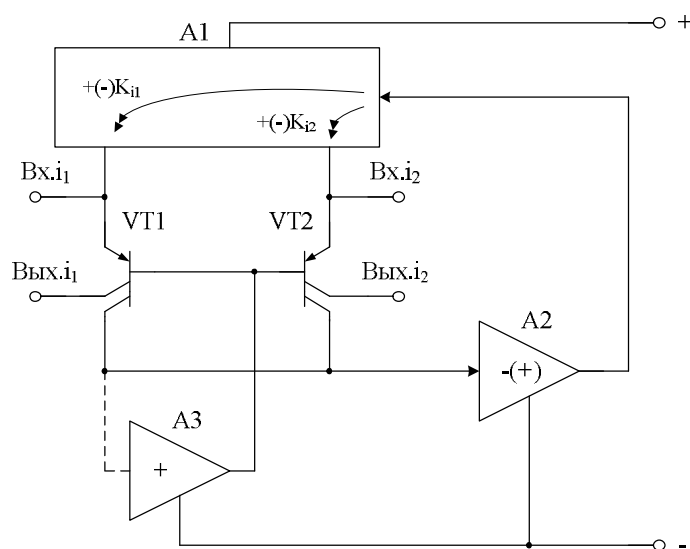


Рис. 5.1. Каскодный ДУ с делителями выходных токов VT1–VT2

Другой дифференциальный канал Вых.і₁, Вых.і₂ с токовыми выходами обеспечивает усиление дифференциального сигнала. К нему подключаются различные активные нагрузки (симметричные или несимметричные токовые зеркала).

Варианты построения принципиальных схем КДУ данного класса и результаты их моделирования приводятся на рис. 5.2–5.9.

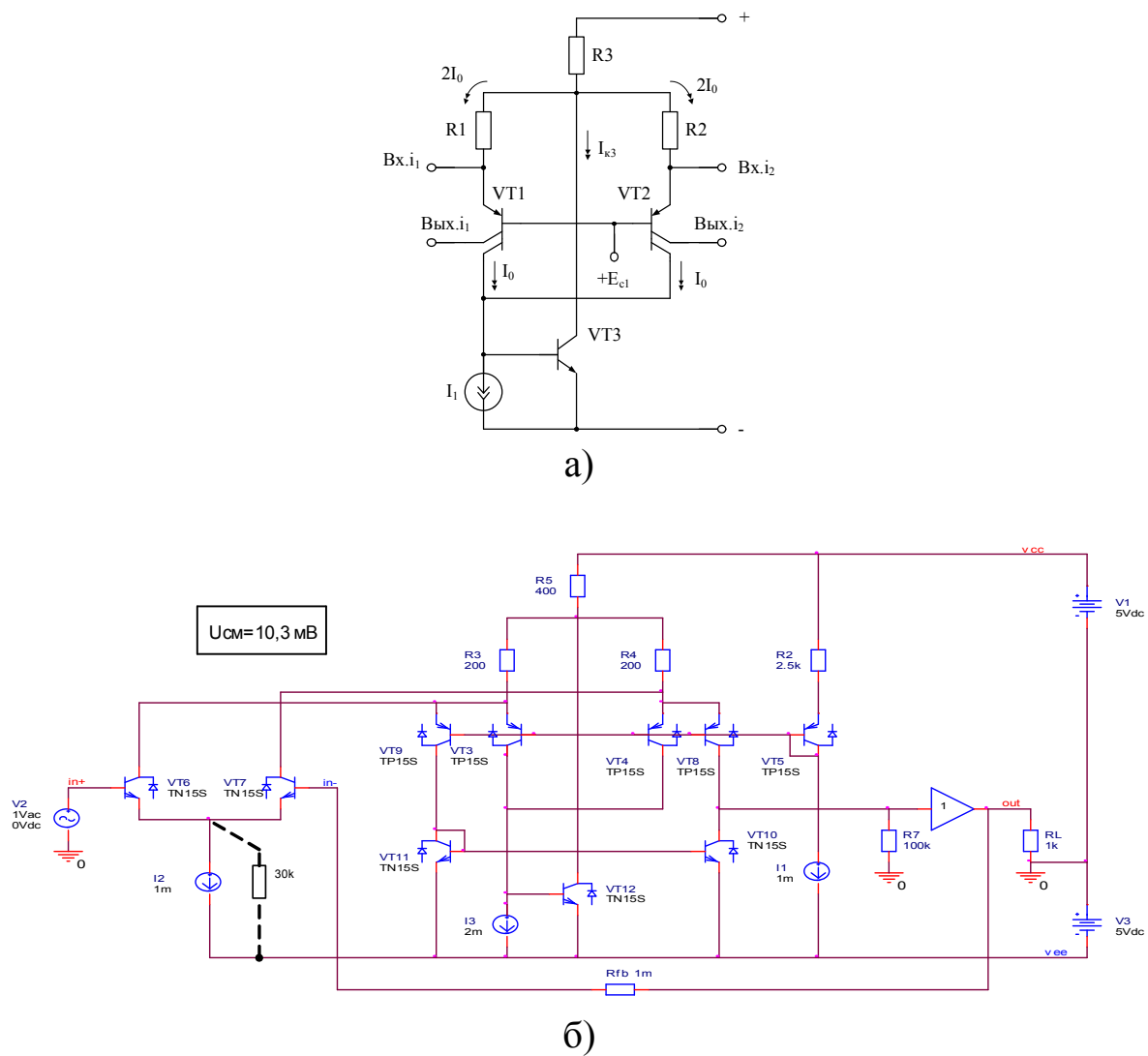


Рис. 5.2. Каскодный ДУ (а) и компьютерная модель ОУ на его основе в среде PSpice (б)

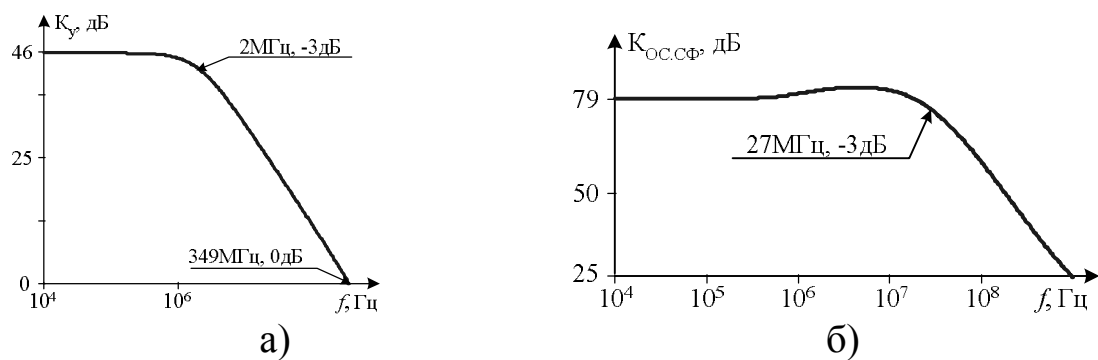
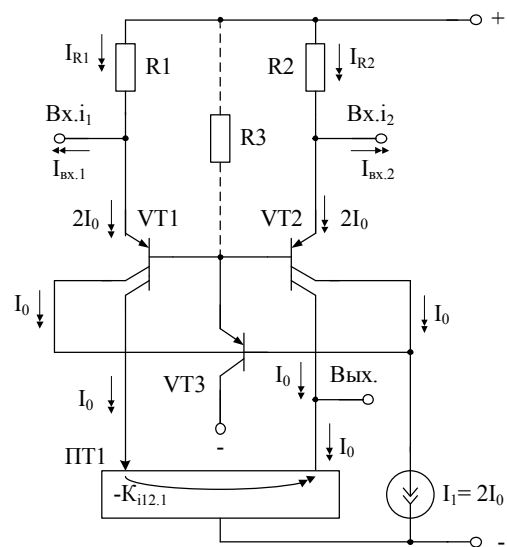
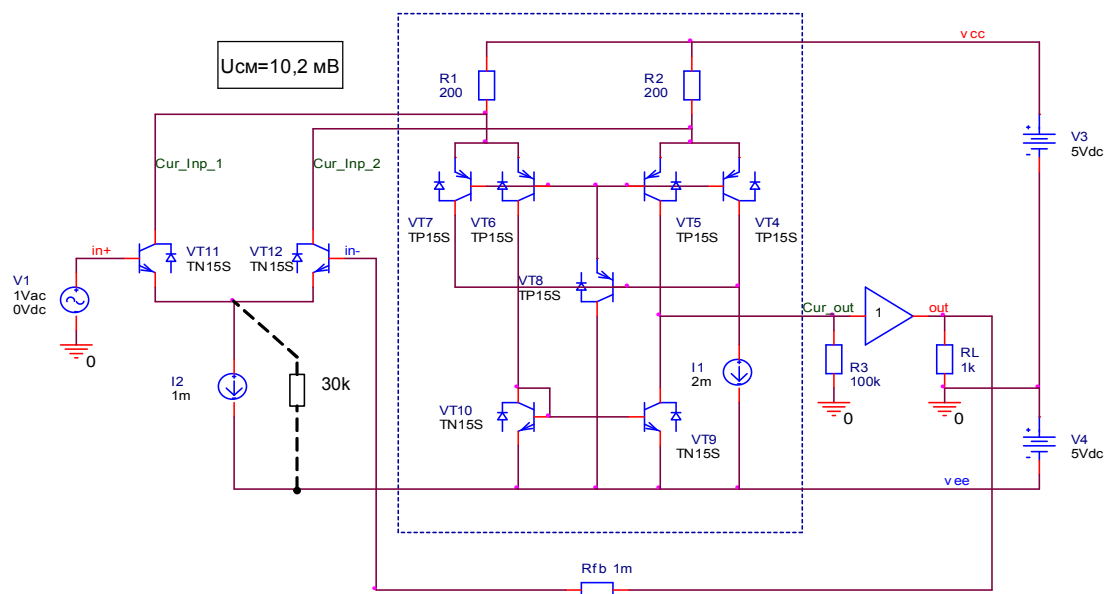


Рис. 5.3. Амплитудно-частотные характеристики K_y (а) и $K_{oc.c\phi}$ (б) ОУ рис. 5.2б



а)



б)

Рис. 5.4. Каскодный ДУ с ООС по базовой цепи VT1-VT2 (а) и компьютерная модель ОУ на его основе в среде PSpice (б)

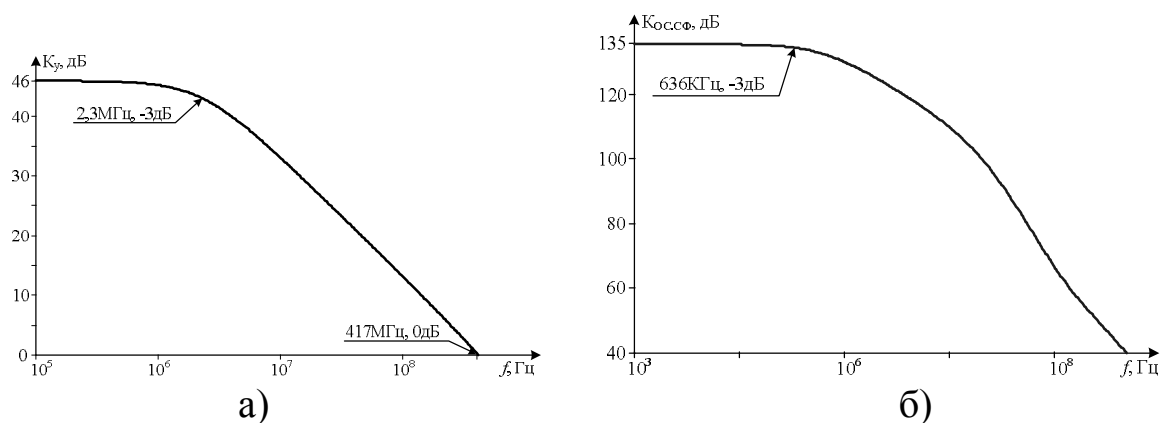


Рис. 5.5. Амплитудно-частотные характеристики K_y (а) и $K_{ос.сф}$ (б) ОУ
рис. 5.4б

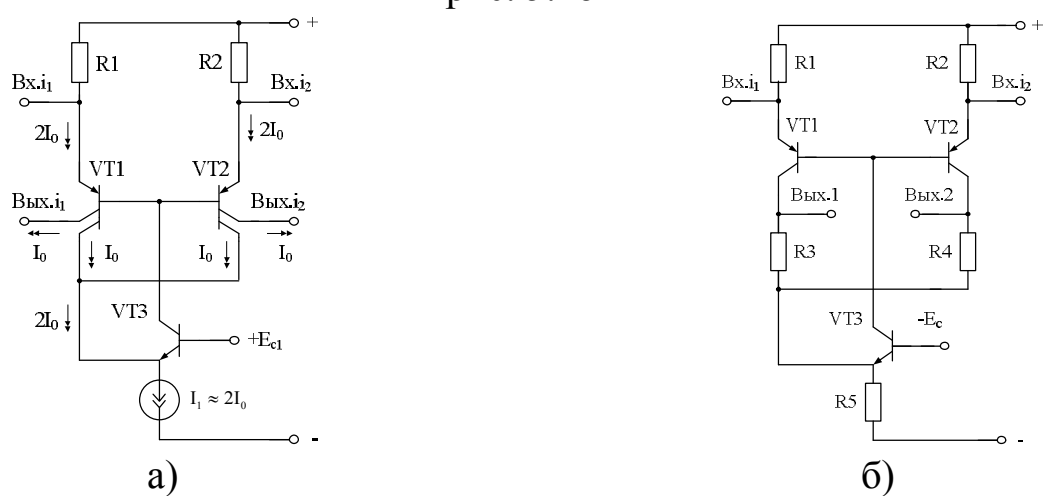


Рис. 5.6. Модификации ДУ с повышенным $K_{ос.сф}$

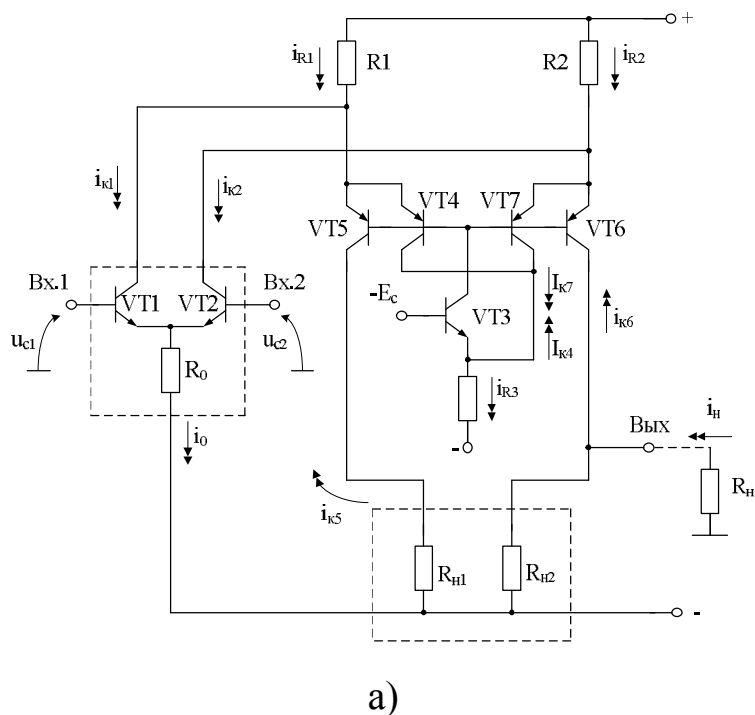
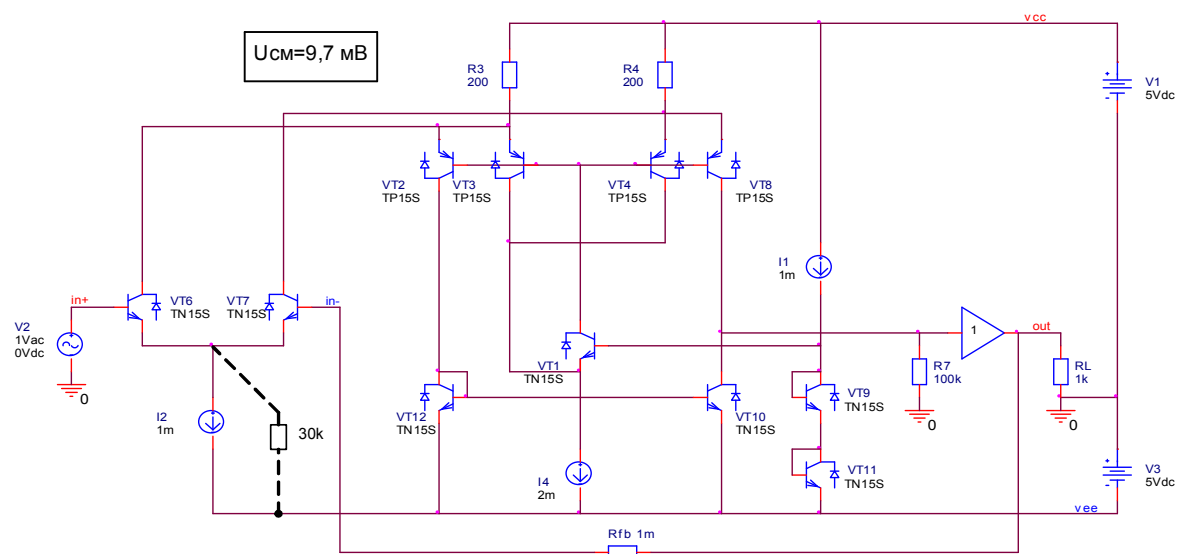
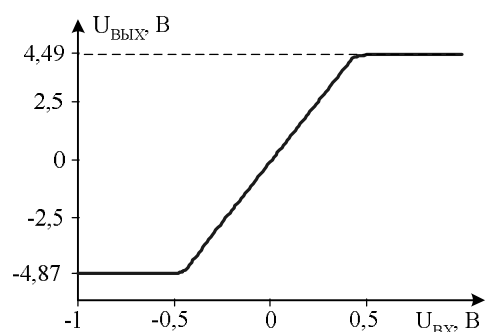


Рис. 5.7. Практическая схема ДУ (а) и её компьютерная модель ОУ
на основе рис. 5.6 в среде PSpice (начало; окончание см. на с. 28)

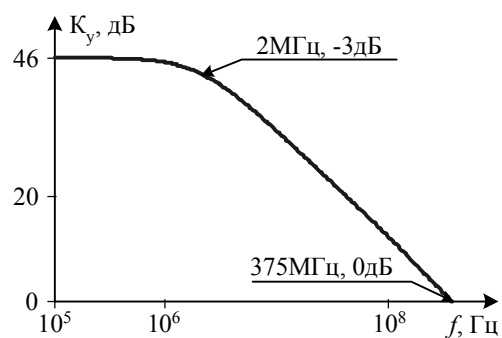


б)

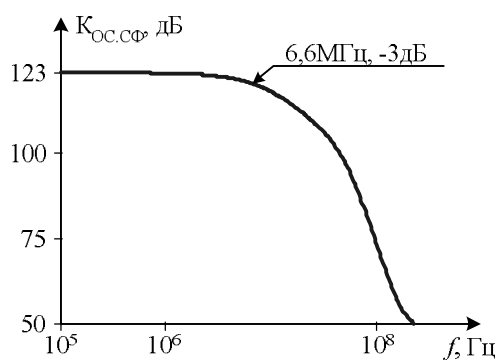
Рис. 5.7. Окончание (начало см. на с. 27)



а)



б)



в)

Рис. 5.8. Амплитудная (а) и амплитудно-частотные характеристики K_y (б) и $K_{oc.cф}$ (в) ОУ рис. 5.7

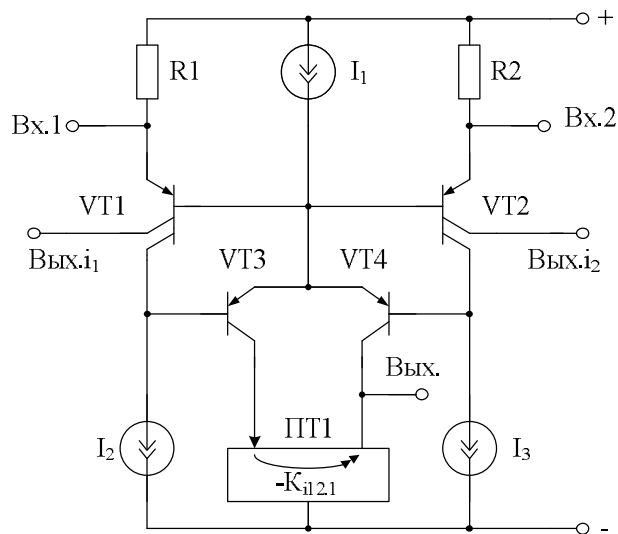


Рис. 5.9. Модификация каскодного ДУ
с делителями выходных токов

6. «БРИЛЛИАНТОВЫЕ» ТРАНЗИСТОРЫ В ЦЕПЯХ СТАБИЛИЗАЦИИ СТАТИЧЕСКОГО РЕЖИМА ДУ

Способы введения отрицательной обратной связи по синфазному сигналу в классических ДУ. Отличие от единицы коэффициента передачи по току токовых зеркал отрицательно влияет на достижение предельных значений коэффициента ослабления синфазных сигналов ДУ с управляемыми активными нагрузками.

В этой связи более перспективной может оказаться архитектура ДУ с симметричной активной нагрузкой. Однако такое построение схем требует разработки способов введения отрицательной обратной связи по синфазному сигналу, стабилизирующей статический режим.

В настоящем разделе предлагается для решения этой задачи применять «бриллиантовые» транзисторы. Такое схемотехническое решение позволяет обеспечивать построение ОУ как с низкоомным, так и высокоомным выходом (rail-to-rail).

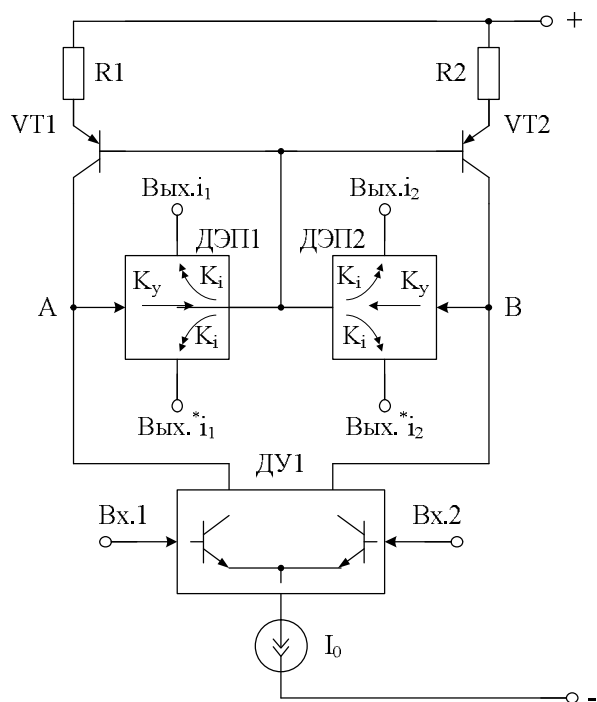


Рис. 6.1. Дифференциальный усилитель с симметричной активной нагрузкой на базе двухтактных эмиттерных повторителей ДЭП1, ДЭП2 («бриллиантовых» транзисторов)

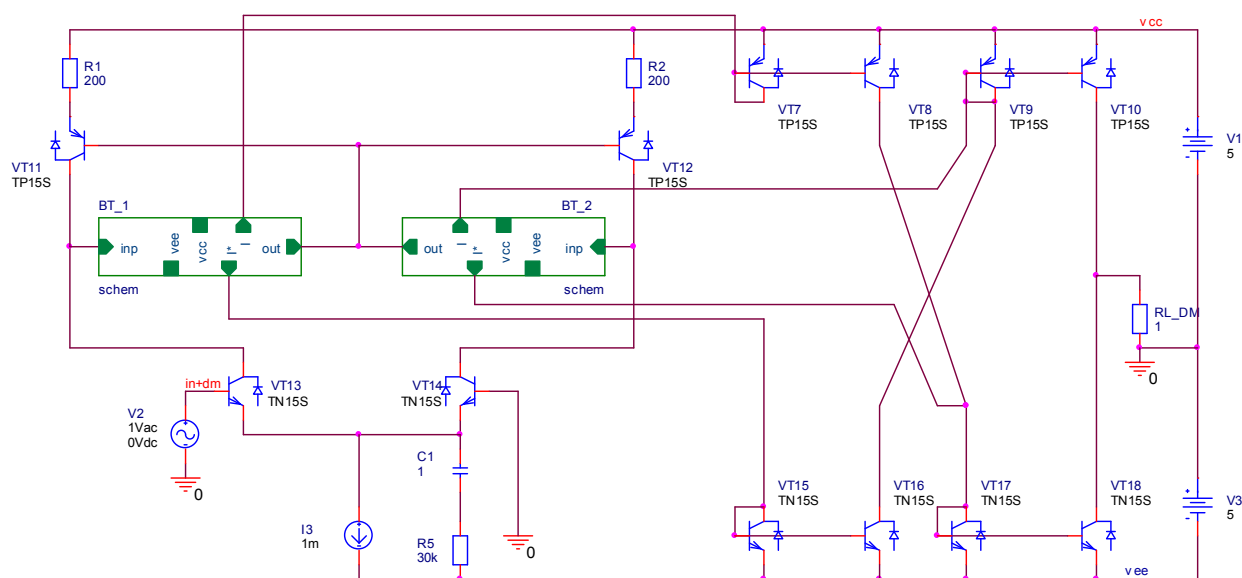


Рис. 6.2. Практическая схема ОУ на базе каскада рис. 6.1 в среде PSpice

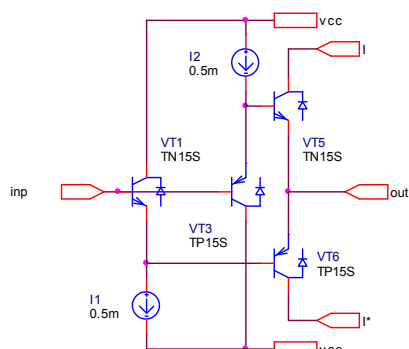


Рис. 6.3. Подсхема бриллиантового транзистора (БТ)
(двухтактного эмиттерного повторителя)

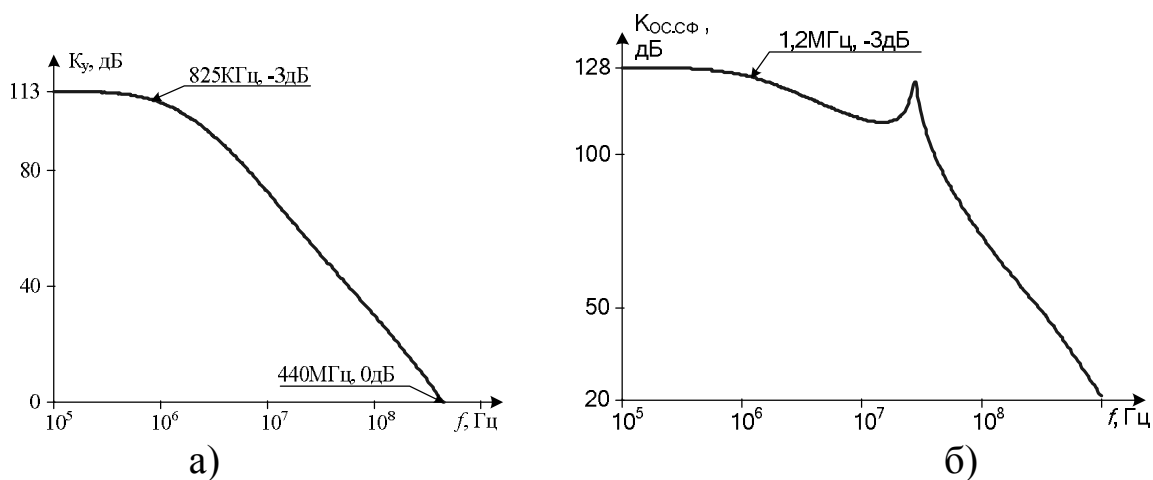


Рис. 6.4. Амплитудно-частотные характеристики K_y (а) и $K_{oc.cф}$ (б)
ОУ рис. 6.2

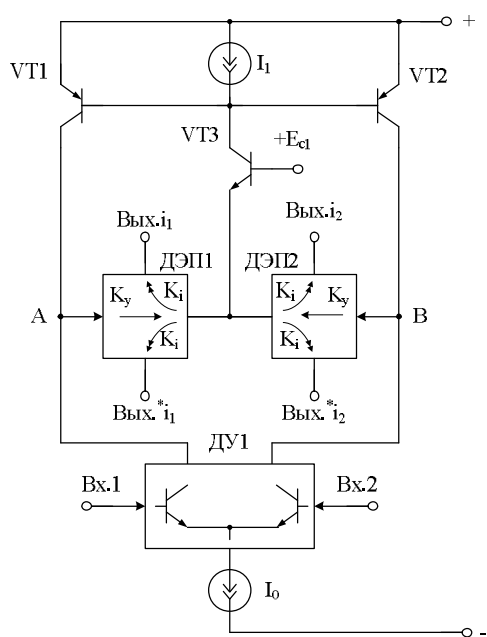


Рис. 6.5. ОУ с симметричной активной нагрузкой
на базе двухтактных эмиттерных повторителей ДЭП1, ДЭП2

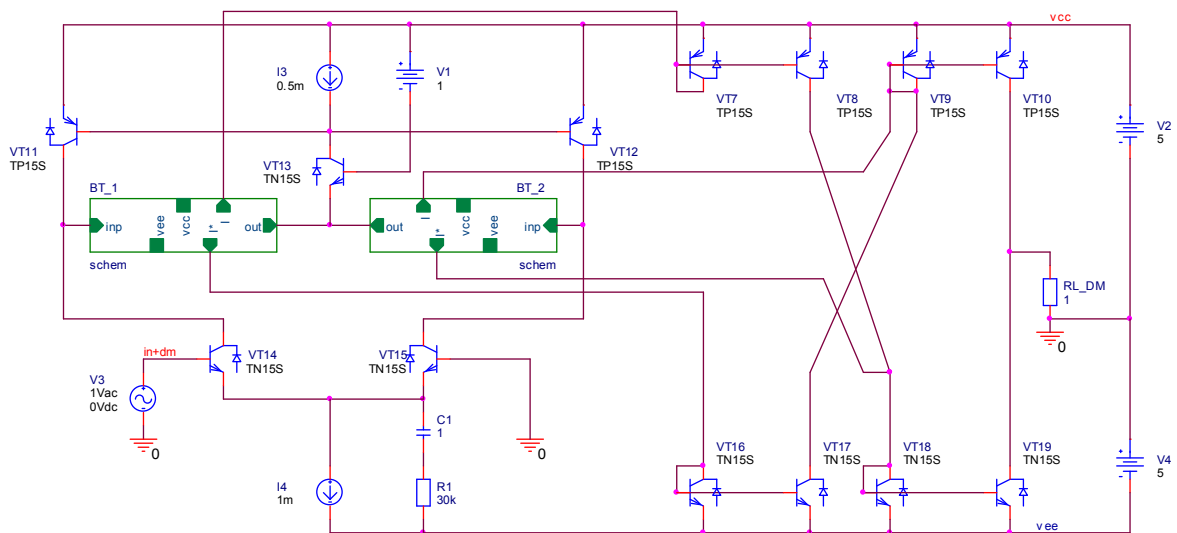


Рис. 6.6. Практическая схема ОУ на базе каскада рис. 6.5 в среде PSpice

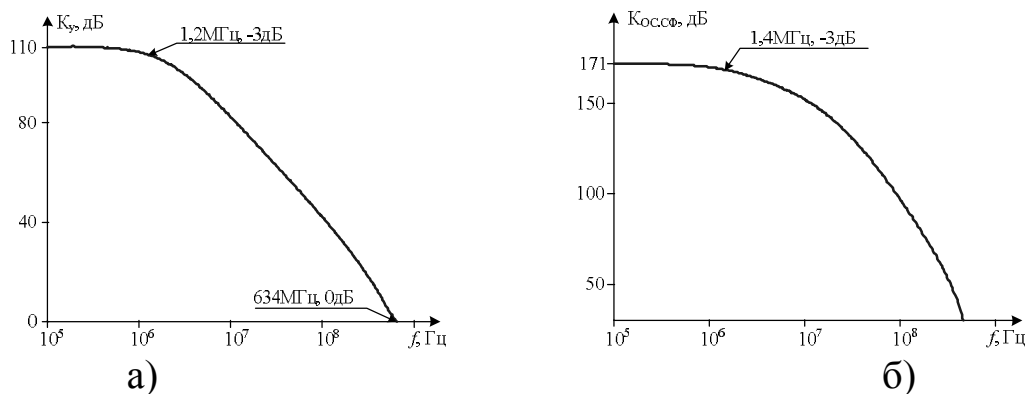


Рис. 6.7. Амплитудно-частотные характеристики K_y (а) и $K_{oc.cф}$ (б) ОУ рис. 6.6

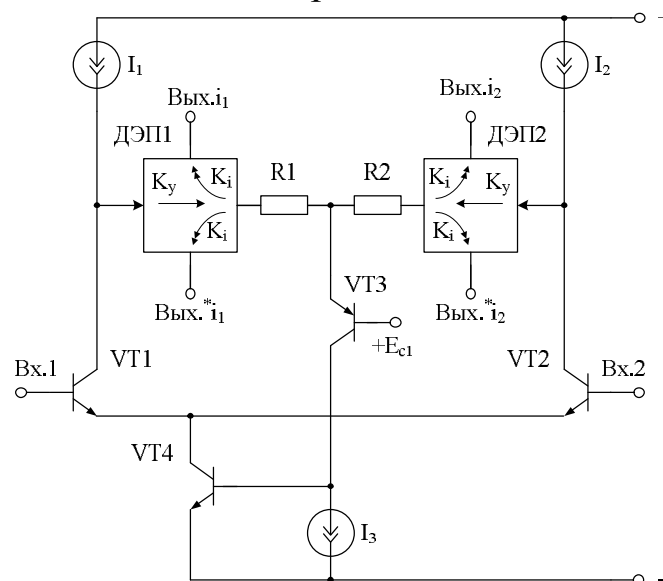


Рис. 6.8. Дифференциальный усилитель на базе двухтактных эмиттерных повторителей ДЭП1, ДЭП2

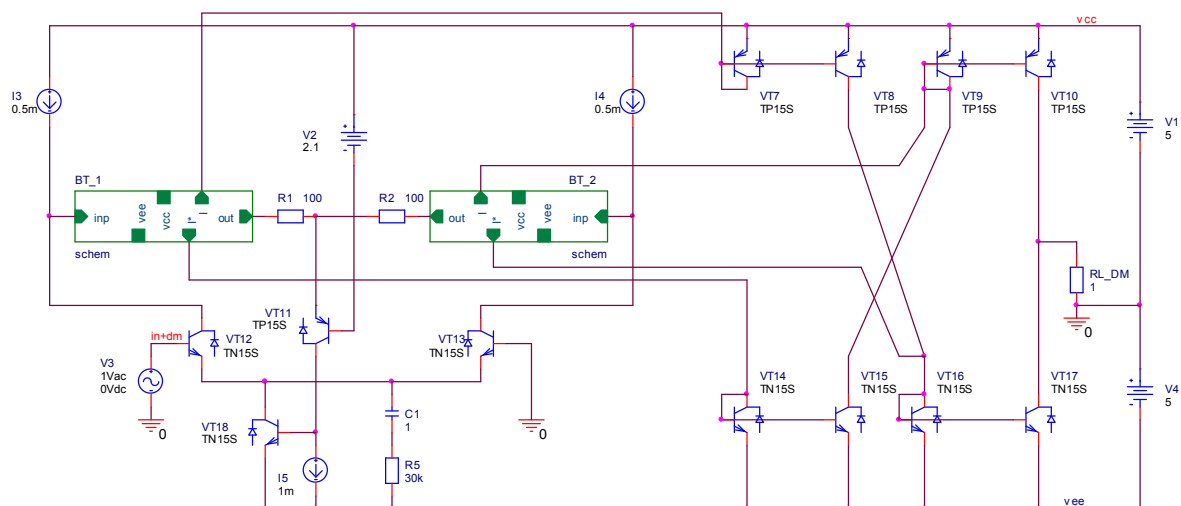


Рис. 6.9. Практическая схема ОУ на базе каскада рис. 6.8 в среде PSpice

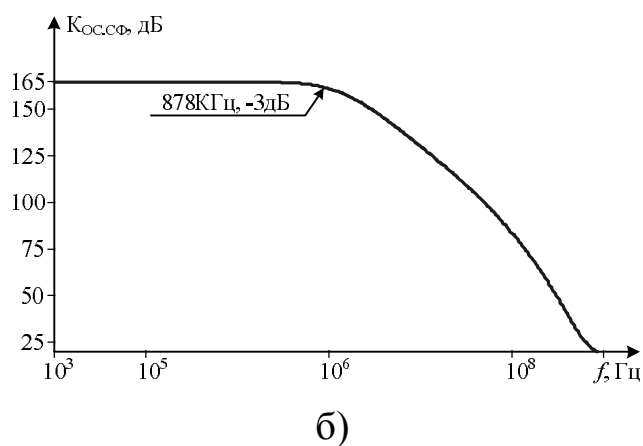
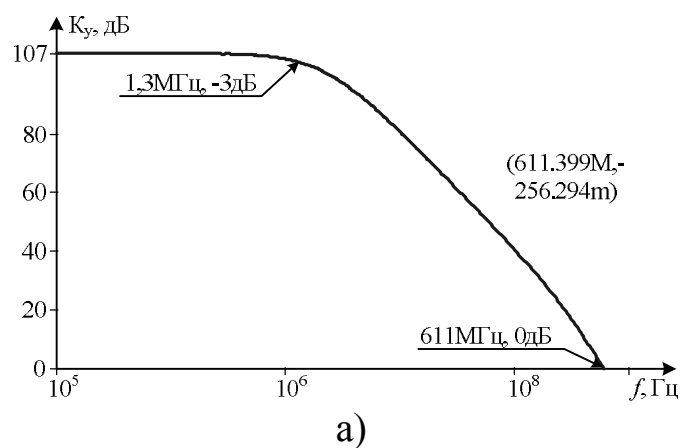


Рис. 6.10. Амплитудно-частотные характеристики K_y (а) и $K_{oc.cф}$ (б) ОУ рис. 6.9

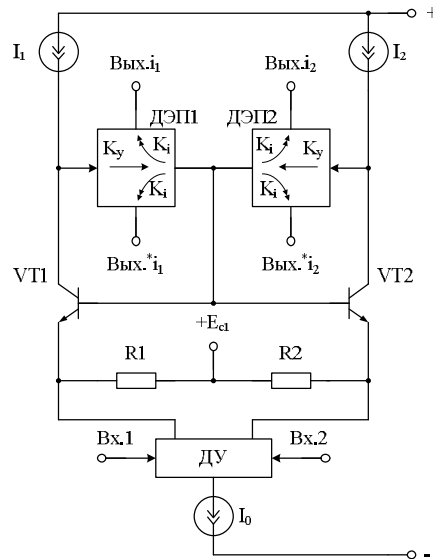


Рис. 6.11. Каскодный ДУ с симметричной активной нагрузкой на базе двухтактных эмиттерных повторителей ДЭП1, ДЭП2

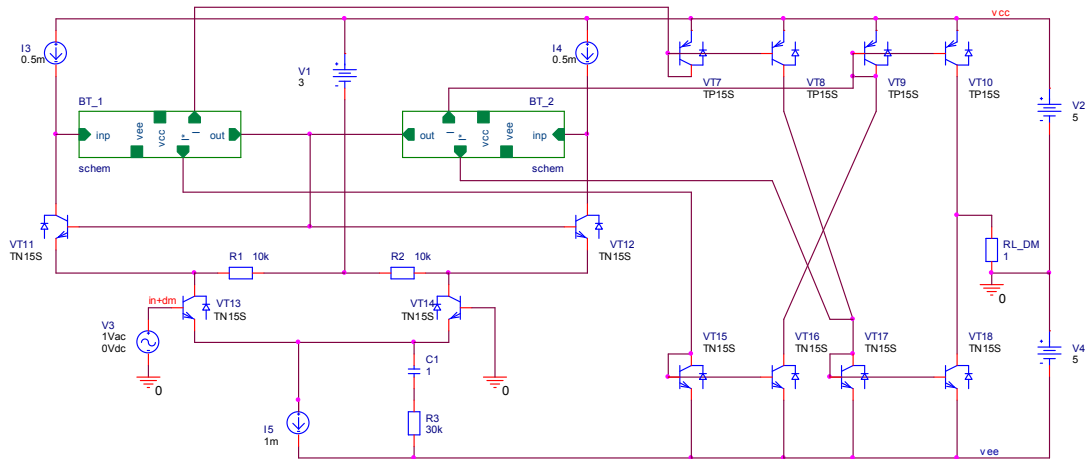


Рис. 6.12. Практическая схема ОУ на базе каскада рис. 6.11 в среде PSpice

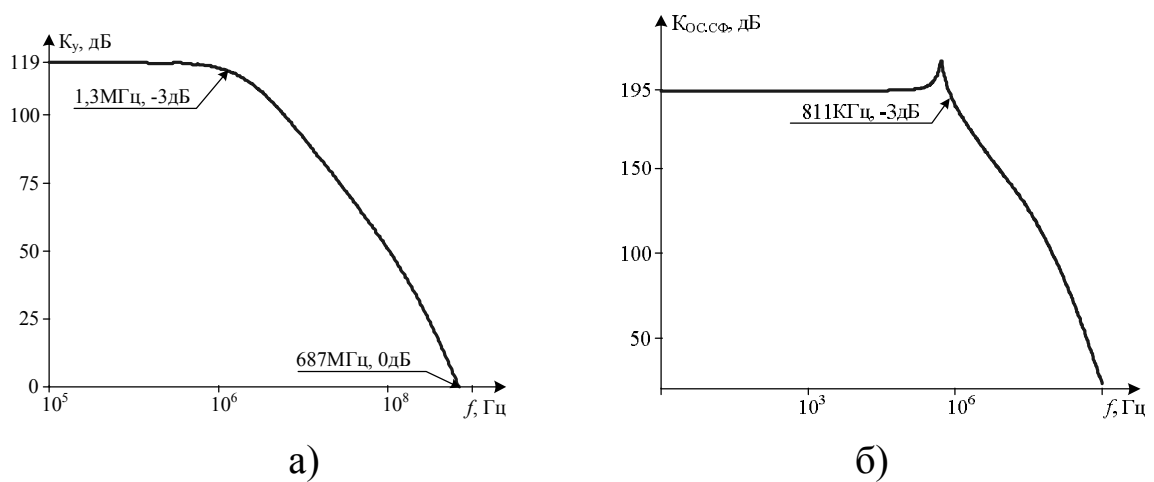


Рис. 6.13. Амплитудно-частотные характеристики K_y (а) и $K_{oc.сф}$ (б) ОУ рис. 6.12

«Бриллиантовые» транзисторы в цепях обратной связи по синфазному сигналу «перегнутых» каскодов. Симметричное построение «перегнутых» каскодов позволяет в принципе обеспечить более высокое ослабление синфазных сигналов. Это объясняется отсутствием в данных структурах систематических погрешностей преобразования u_c , обусловленным неидентичностью каналов передачи на выход двух входных напряжений ДУ. Однако такое схемотехническое решение порождает другую задачу – необходимость введения цепей отрицательной обратной связи по синфазному сигналу, стабилизирующей статический режим. Ниже рассматриваются нетрадиционные способы введения ООС, основанные на использовании «бриллиантовых» транзисторов.

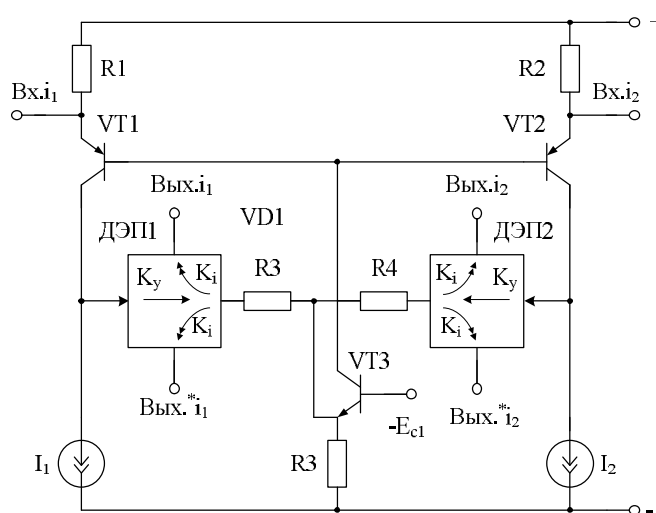


Рис. 6.14. «Перегнутый» каскод с ООС
на базе «бриллиантовых» транзисторов (ДЭП1, ДЭП2)

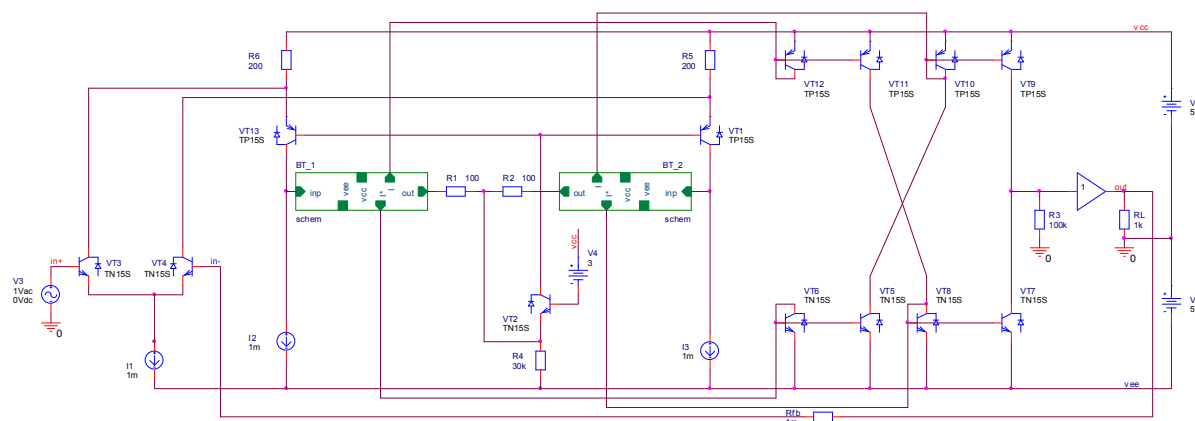


Рис. 6.15. Практическая схема ОУ на базе каскада рис. 6.14
в среде PSpice

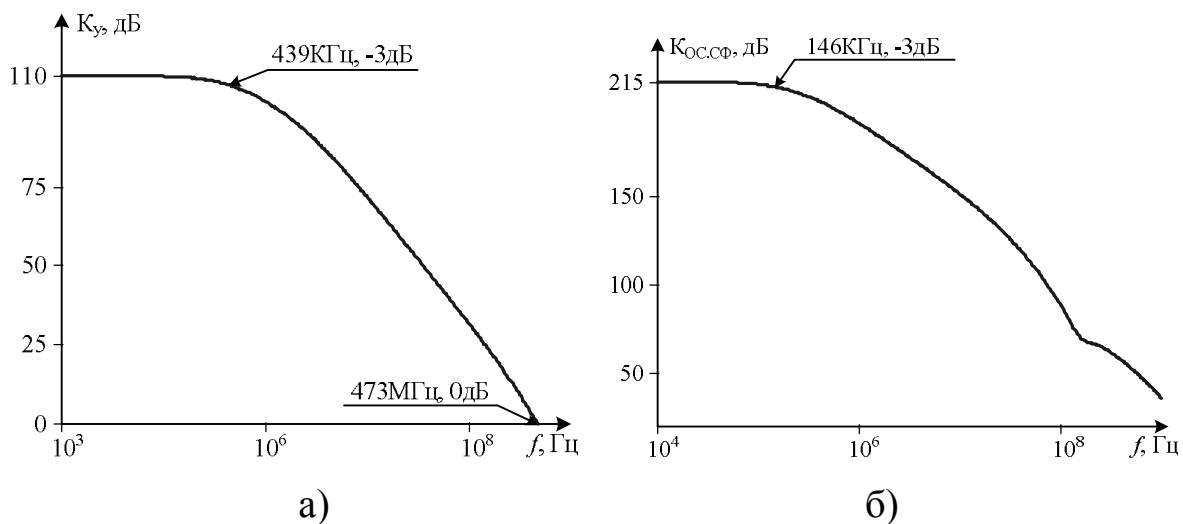


Рис. 6.16. Амплитудно-частотные характеристики K_y (а) и $K_{oc.cф}$ (б) ОУ рис. 6.15

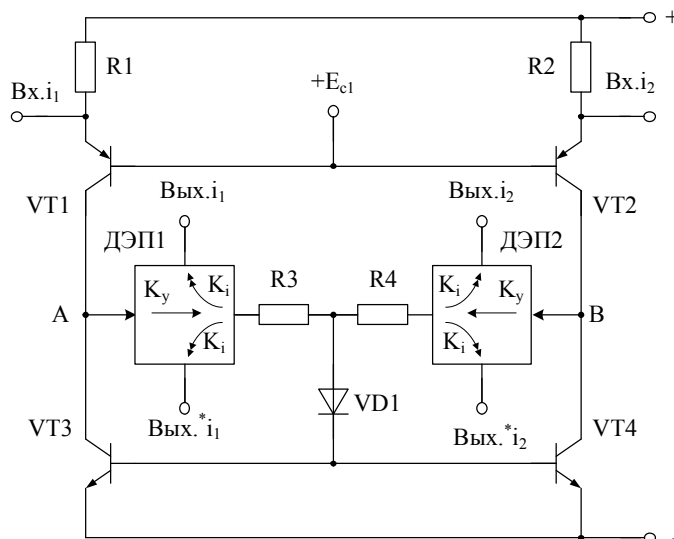


Рис. 6.17. Способ согласования «перегнутого» каскода с мостовым ДУ на «бриллиантовом» транзисторе

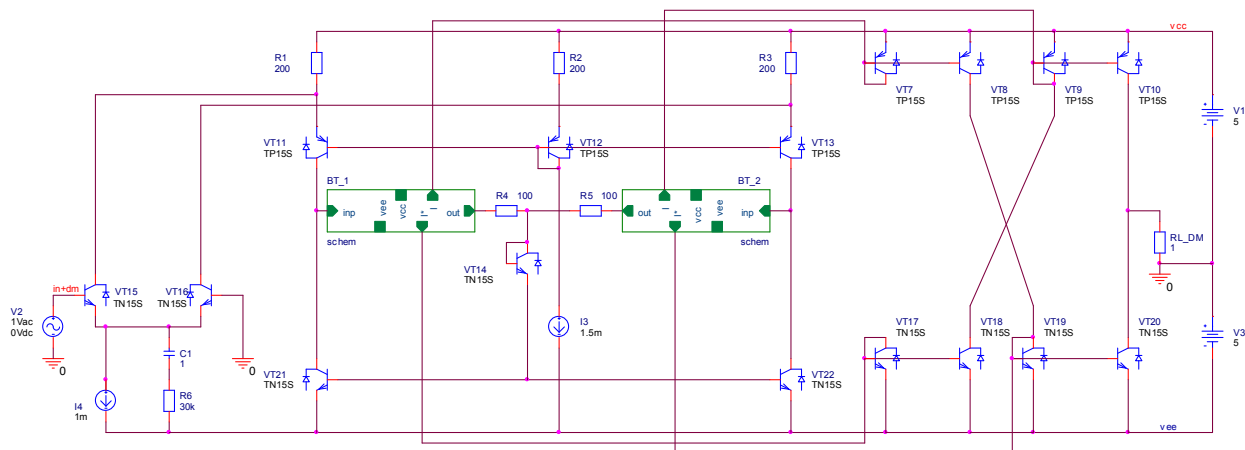


Рис. 6.18. Практическая схема ОУ на базе каскада 6.17 в среде PSpice

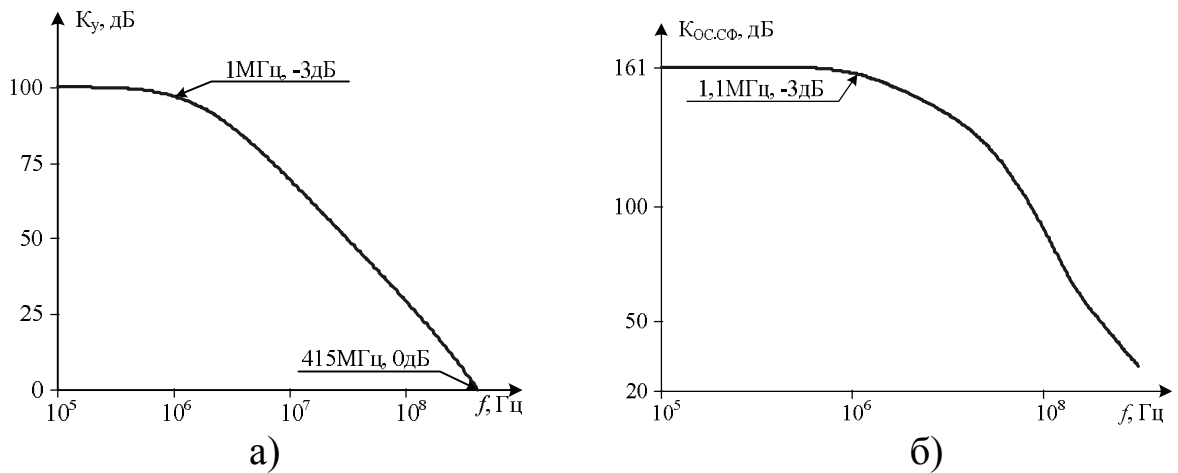


Рис. 6.19. График определения $K_y=100$ дБ, $f_B=1$ МГц, $f_{CP}=415$ МГц
ОУ рис. 6.18

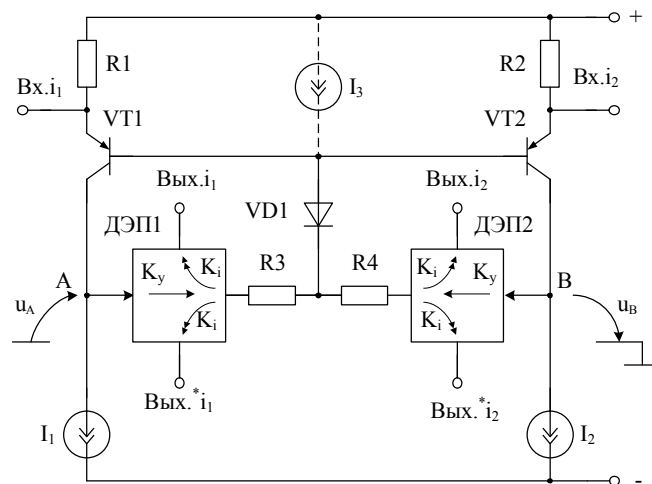


Рис. 6.20. «Перегнутый» каскод с ООС
на базе «бриллиантовых» транзисторов (ДЭП1, ДЭП2)

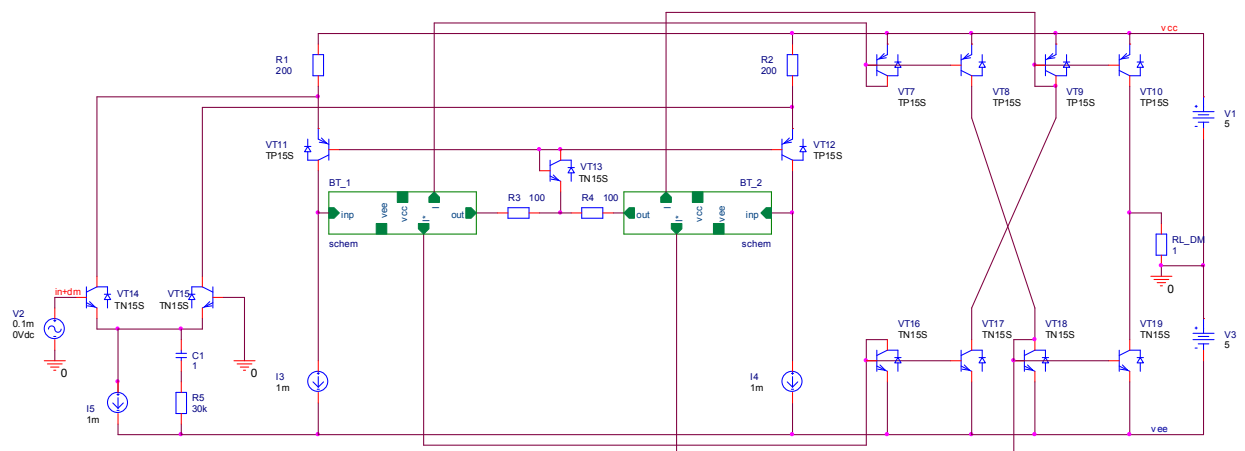


Рис. 6.21. Практическая схема ОУ на базе каскада рис. 6.20
в среде PSpice

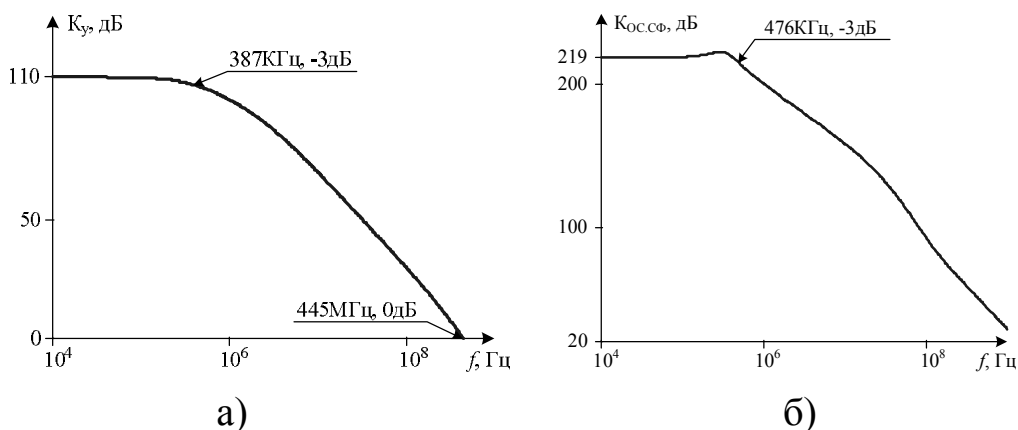


Рис. 6.22. Амплитудно-частотные характеристики K_y (а) и $K_{ос.сф}$ (б) ОУ рис. 6.21

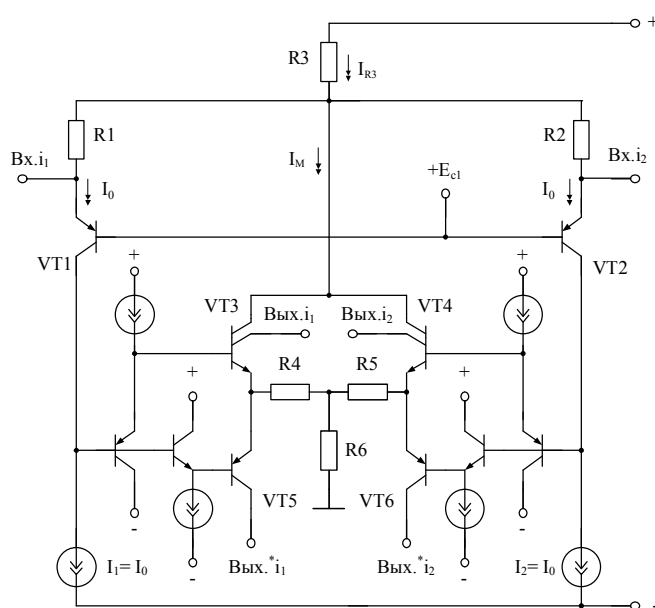
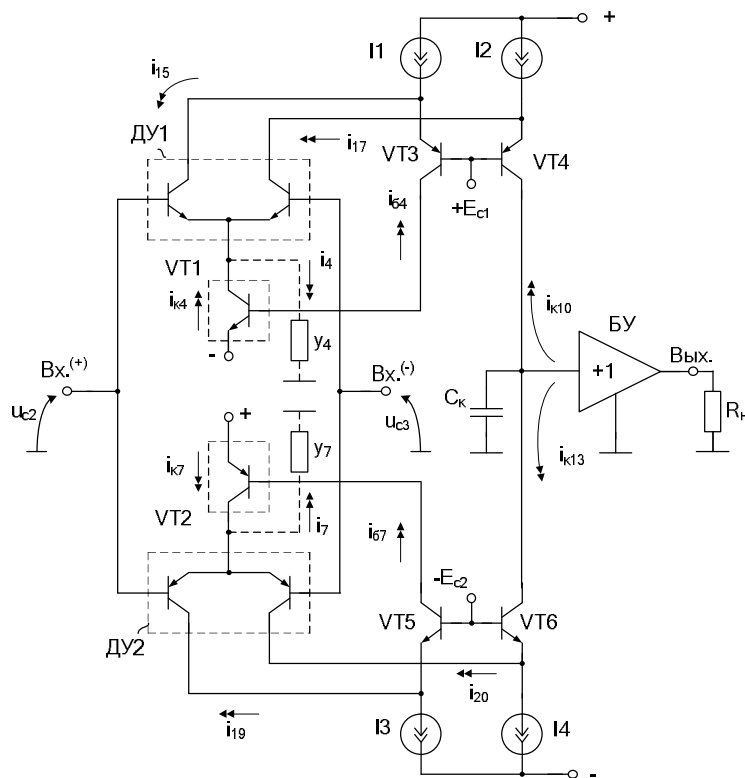


Рис. 6.23. Пример введения ООС по синфазному сигналу по эмиттерной цепи «перегнутого» каскода

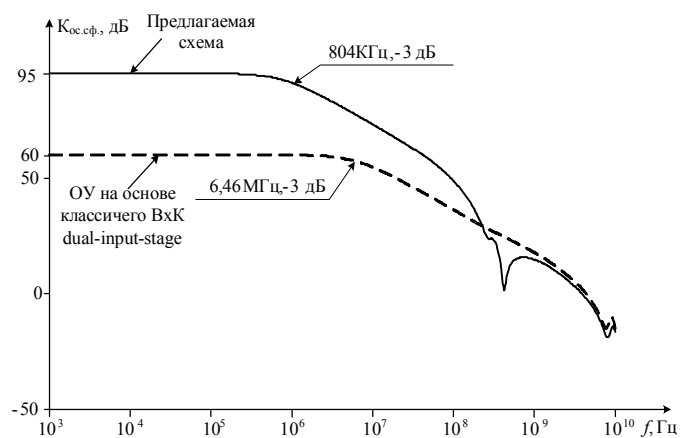
7. ОПЕРАЦИОННЫЕ УСИЛИТЕЛИ НА БАЗЕ КОМПЛЕМЕНТАРНЫХ ДУ С ПОВЫШЕННЫМ ОСЛАБЛЕНИЕМ СИНФАЗНОГО СИГНАЛА

Комплементарные входные каскады (или dual-input-stage) являются основой многих широкополосных ОУ.

На рис. 7.1–7.3 приведены схемы ДУ данного подкласса с повышенным коэффициентом ослабления входных синфазных сигналов $K_{ос.сф}$. Эффективность рассмотренных ранее методов повышения $K_{ос.сф}$ подтверждается результатами моделирования в среде PSpice на моделях интегральных транзисторов ФГУП НПП «Пульсар».



а)



б)

Рис. 7.1. Схема ОУ с повышенным коэффициентом ослабления синфазных входных сигналов (а) и результаты его моделирования (б)

Основным недостатком классических схем ОУ является небольшое быстродействие. Для повышения скорости нарастания выходного напряжения ОУ авторы рекомендуют применять несимметричные входные каскады с нелинейной отрицательной обратной связью по синфазному сигналу (например рис. 7.2).

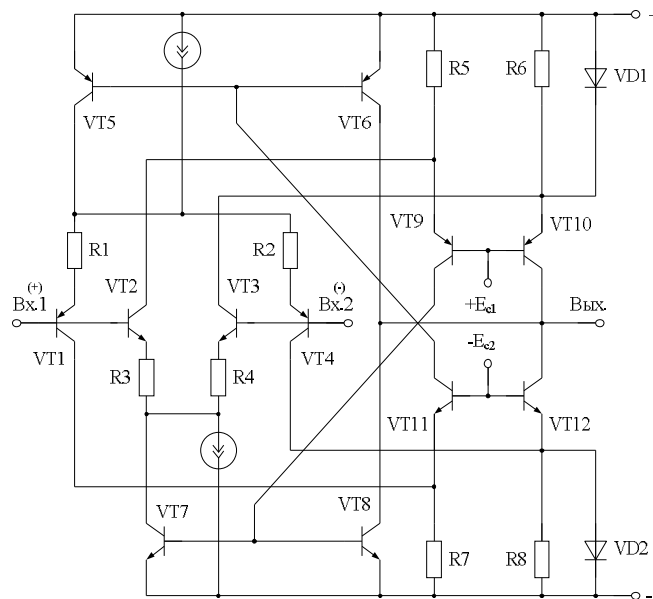


Рис. 7.2. ОУ с входным каскадом dual-input-stage

Моделирование ОУ рис. 7.3 на основе входного каскада рис. 7.2 в среде PSpice (модели транзисторов ФГУП НПП «Пульсар») показывает, что без нелинейной ООС по синфазному сигналу максимальная скорость нарастания выходного напряжения ОУ (при частоте единичного усиления $f_1=568$ МГц) составляет 133 В/мкс и 460 В/мкс при включённой нелинейной ООС (рис. 7.4б).

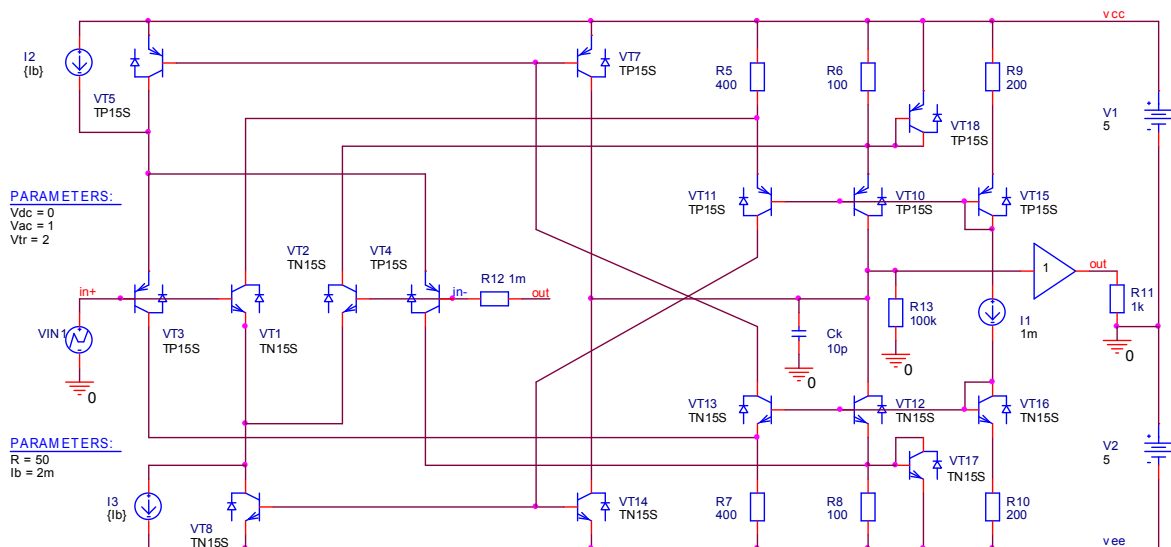


Рис. 7.3. Схема ОУ на основе входного каскада с нелинейной ООС

Применение нелинейной ООС обеспечивает выигрыш по быстродействию в 3÷4 раза.

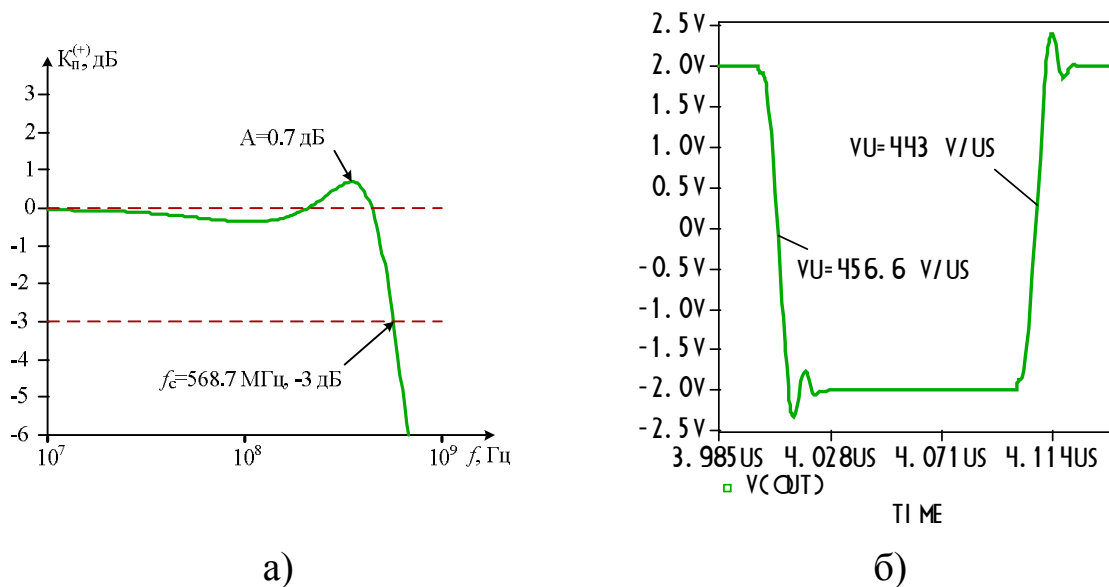


Рис. 7.4. Амплитудно-частотная характеристика ОУ с замкнутой 100%-й обратной связью (а) и переходный процесс на выходе ОУ рис. 7.3 (б)

8. ПРАКТИЧЕСКИЕ СПОСОБЫ ВВЕДЕНИЯ ОБРАТНОЙ СВЯЗИ ПО СИНФАЗНОМУ СИГНАЛУ В КЛАССИЧЕСКИХ КАСКОДНЫХ ДИФФЕРЕНЦИАЛЬНЫХ УСИЛИТЕЛЯХ

Особенность классических каскодных ДУ – наличие выходных транзисторов VT1–VT2, которые вводятся в коллекторную цепь дифференциального каскада ДК1 с целью улучшения частотных характеристик. Подсхема нагрузки А1 рис. 8.1 формирует сигнал отрицательной обратной связи, который может подаваться в общую эмиттерную цепь ДК1 (или эмиттеры VT1–VT2 (рис. 8.1а)).

Если в эмиттерах VT1–VT2 имеются сравнительно низкоомные сопротивления, то обратная связь может вводиться по цепи базы VT1–VT2 (рис. 8.1б). Отличие схем рис. 8.1а и 8.1б – разные фазовые сдвиги синфазного сигнала в подсхеме нагрузки А1, формирующей отрицательную обратную связь.

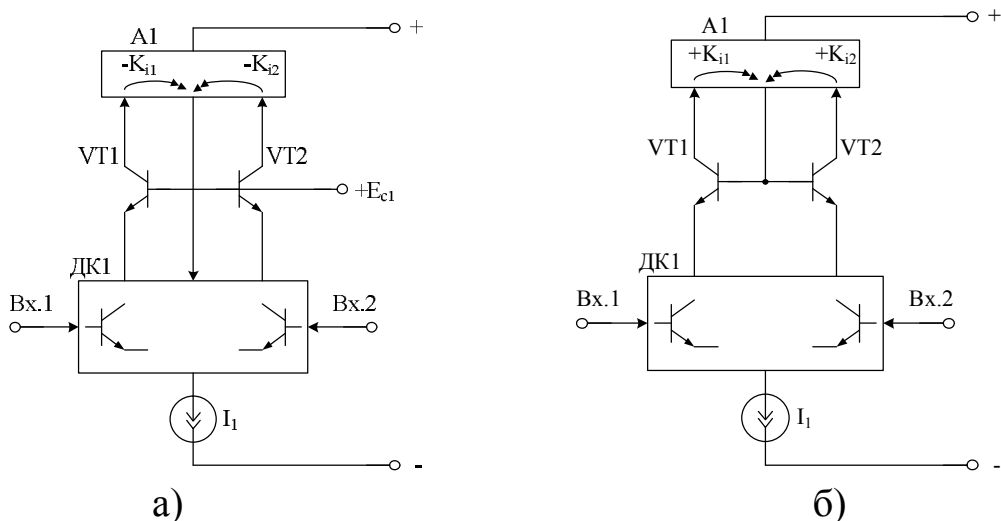


Рис. 8.1. Варианты введения ООС по синфазному сигналу в каскодных ДУ

Примеры построения ДУ, соответствующих функциональной схеме рис. 8.1а, приведены на рис. 8.2 и 8.3.

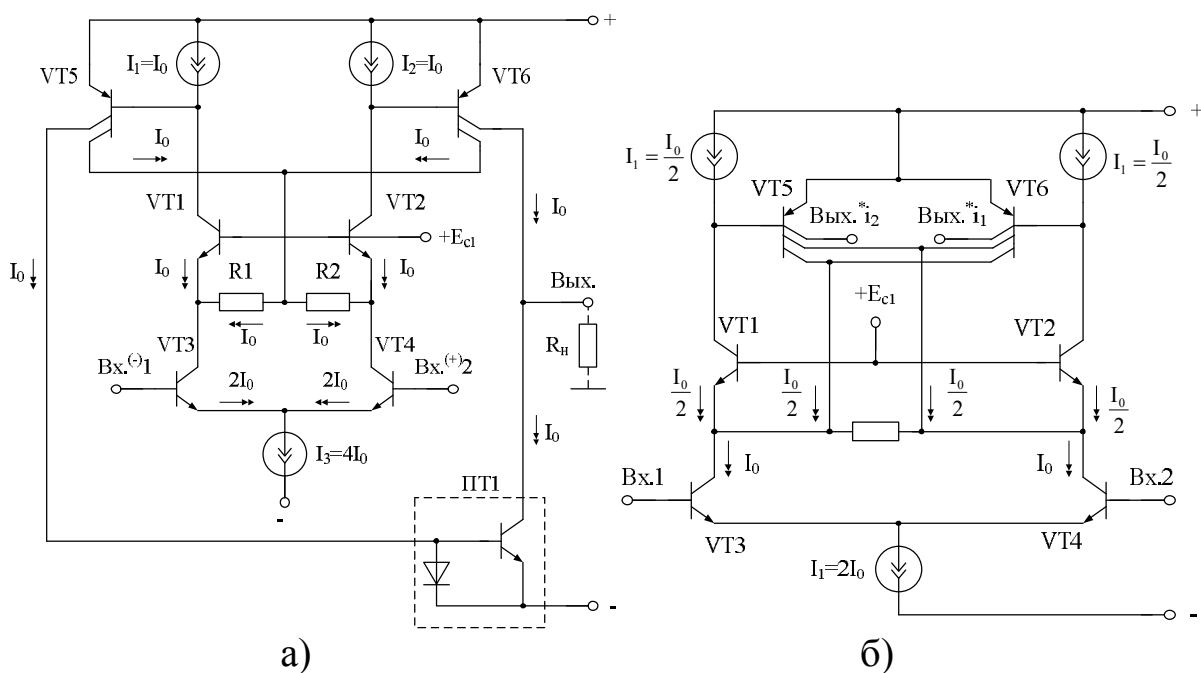


Рис. 8.2. Примеры построения ДУ с ООС по эмиттерной цепи выходных транзисторов VT1–VT2

В схемах рис. 8.2–8.3 реализуются rail-to-rail выходы.

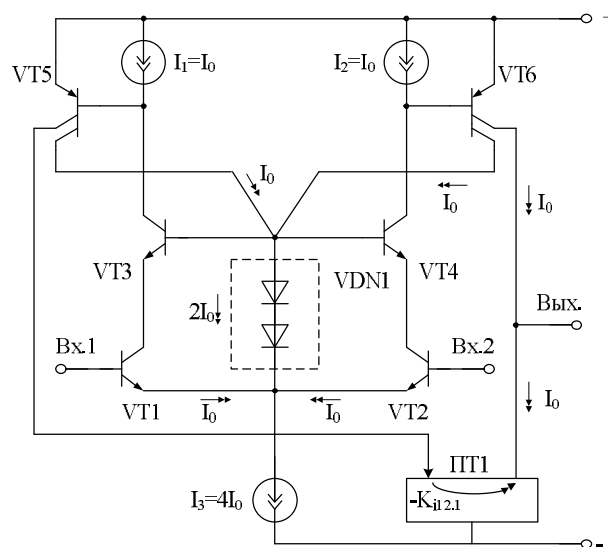


Рис. 8.3. Каскодный ДУ с архитектурой рис. 8.1а

Схема рис. 8.4 иллюстрирует второй способ введения ООС в каскодных ДУ – по цепи базы выходных транзисторов VT1–VT2.

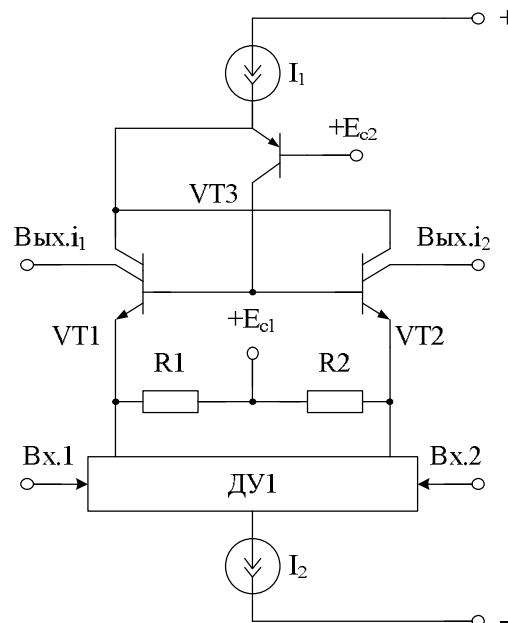


Рис. 8.4. Пример построения ДУ с ООС по цепи базы выходных транзисторов VT1–VT2

Особенность рассмотренных схемотехнических решений – возможность работы при низковольтном питании. При соответствующей замене биполярных транзисторов на полевые их практическая реализация возможна в рамках SiGe-техпроцессов.

9. ДВУХКАСКАДНЫЕ ДУ С ОБРАТНОЙ СВЯЗЬЮ ПО СИНФАЗНОМУ СИГНАЛУ

Наличие второго каскада (ДК2) в ДУ этого подкласса (рис. 9.1) позволяет сформировать напряжение $u_{сф}$ (ток $i_{сф}$), пропорциональное выходному синфазному напряжению ДК1, и ввести $u_{сф}$ ($i_{сф}$) в цепь обратной связи по эмиттерной (рис. 9.1а) или коллекторной (рис. 9.1б) цепи ДК1 через под схему УТ1 (или А1).

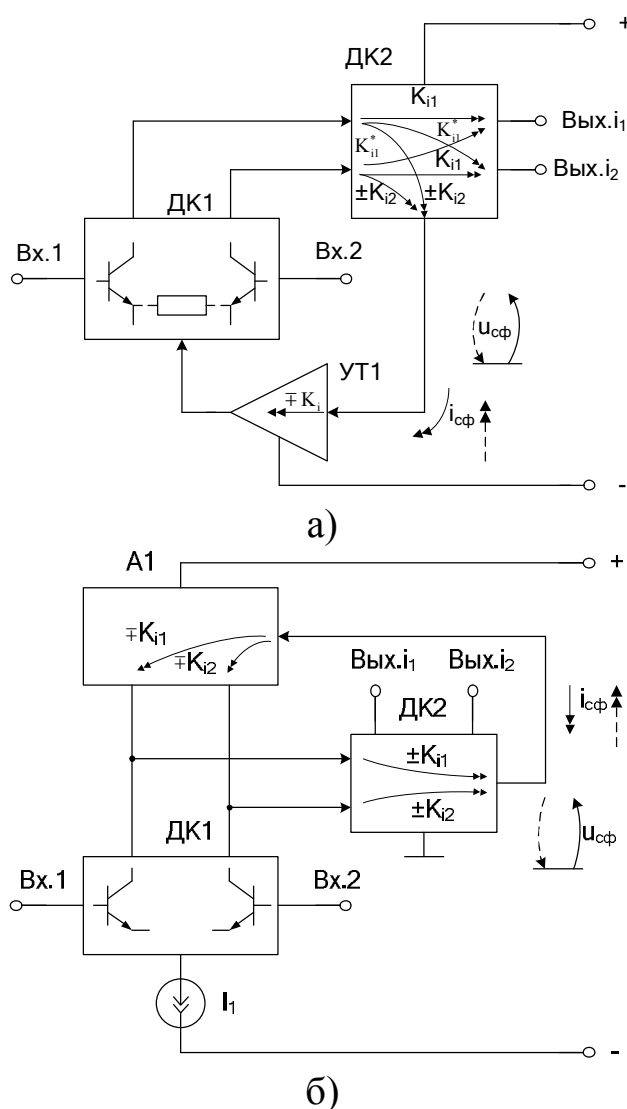


Рис. 9.1. Способы введения ООС по синфазному сигналу в двухкаскадном дифференциальном усилителе

В ОУ с архитектурой рис. 9.1а цепь ООС оказывает существенное влияние на статический режим по току входных транзисторов входного дифференциального каскада ДК1. В схеме рис. 9.1б ООС

«настраивает» под схему нагрузки A_1 (активную или пассивную) на статический ток ДК1, который зависит только от двухполюсника I_1 . Анализ влияния ООС в ДУ рассматриваемых подклассов на $K_{oc.cф}$ приведён в разделе 1.

На рис. 9.2 приведены примеры построения двухкаскадных ДУ с ООС, которая вводится в эмиттерную цепь входного дифференциального каскада ДК1. Достоинство данных схемотехнических решений – высокая симметрия, а также rail-to-rail выход.

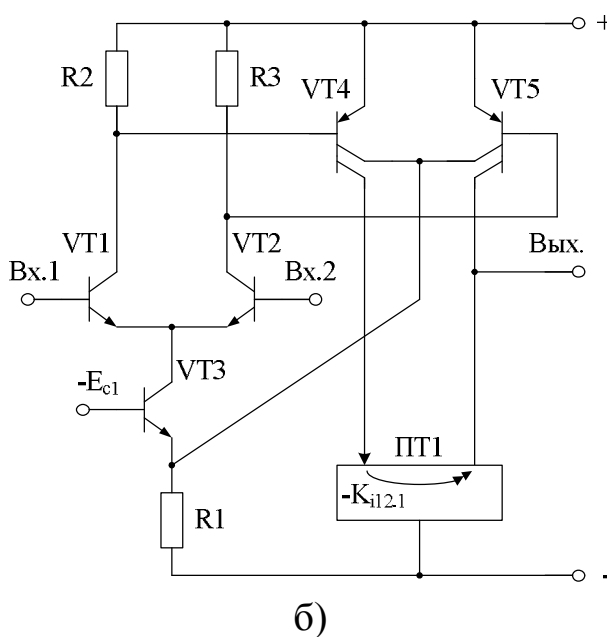
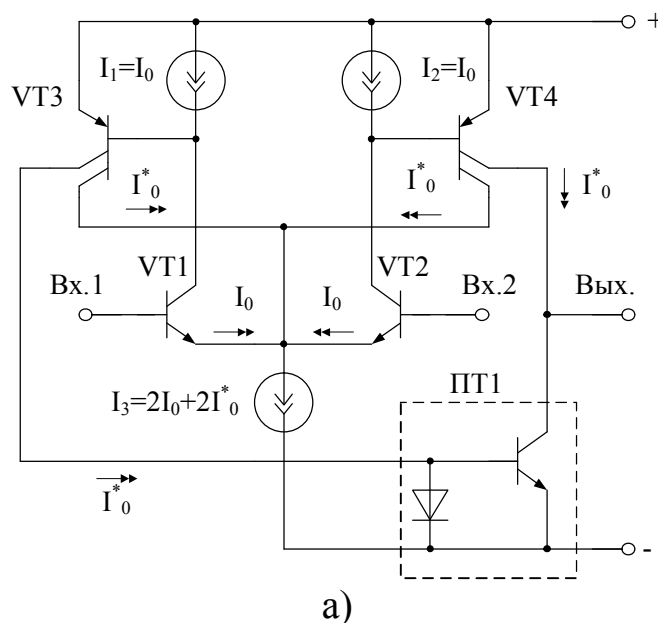
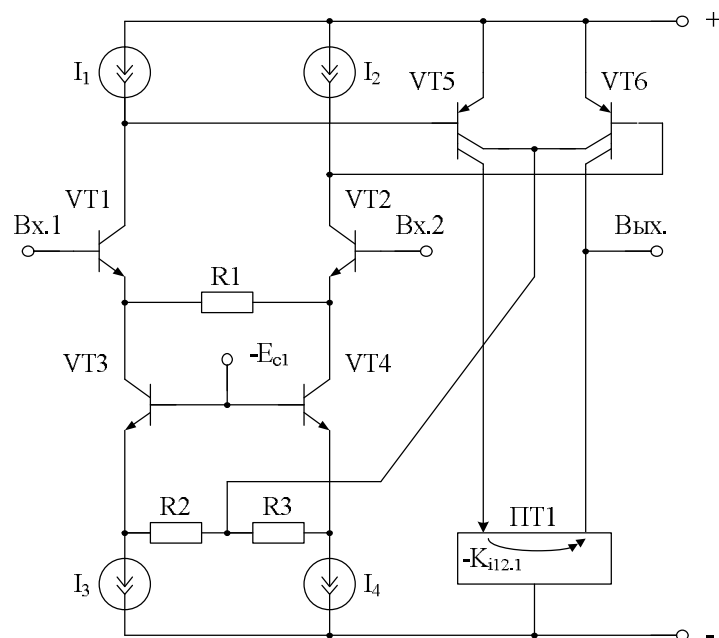
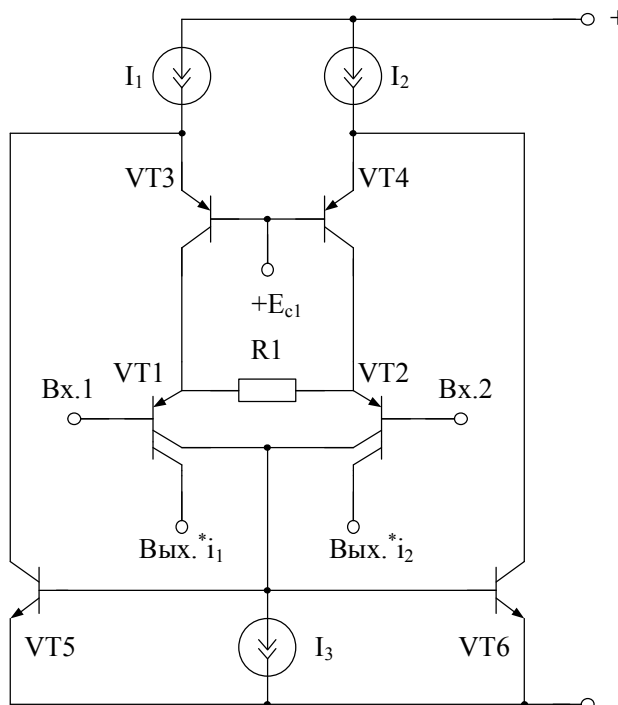


Рис. 9.2. Двухкаскадные ДУ с опцией rail-to-rail

Если входной дифференциальный каскад ДУ выполнен по схеме с резистором местной обратной связи ($R1$), то следует использовать модифицированные варианты организации ООС по синфазному сигналу (рис. 9.3).



а)



б)

Рис. 9.3. Особенности организации ООС по синфазному сигналу в модифицированных ДУ при $R1 \neq 0$

В тех случаях, когда в схеме ДУ используется «перегнутый» каскод, следует применять другое построение цепи стабилизации статического режима, показанное на рис. 9.4.

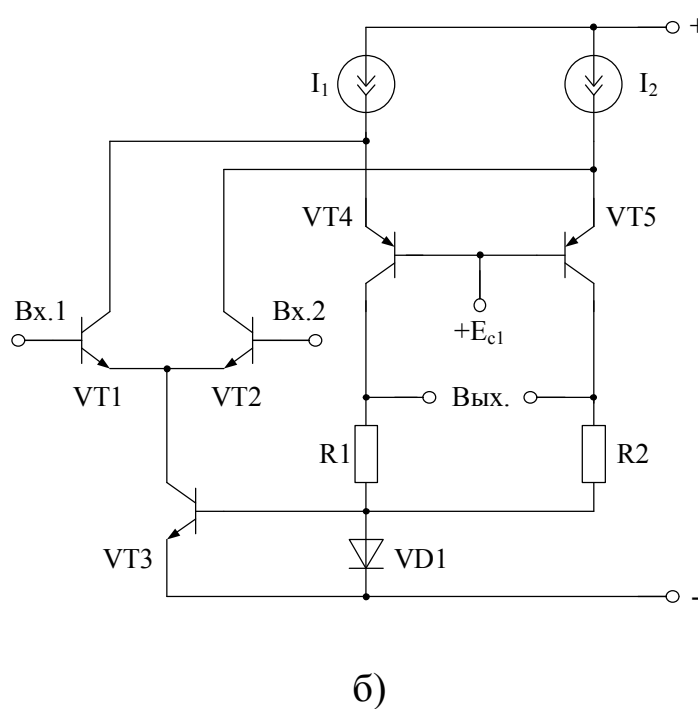
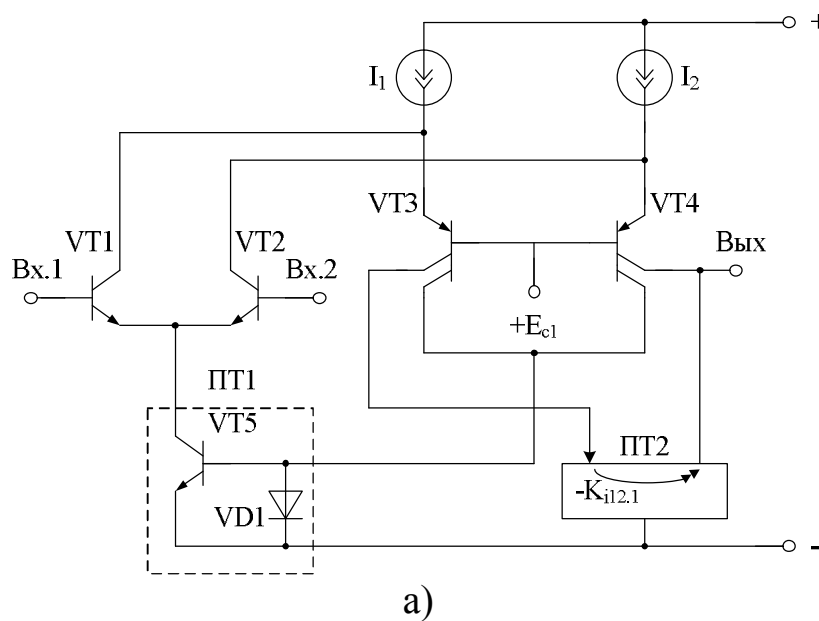


Рис. 9.4. Способы установления статического режима в ДУ на основе «перегнутого каскода»

На базе рассмотренных каскадов реализуются операционные усилители, представленные на рис. 9.5–9.7.

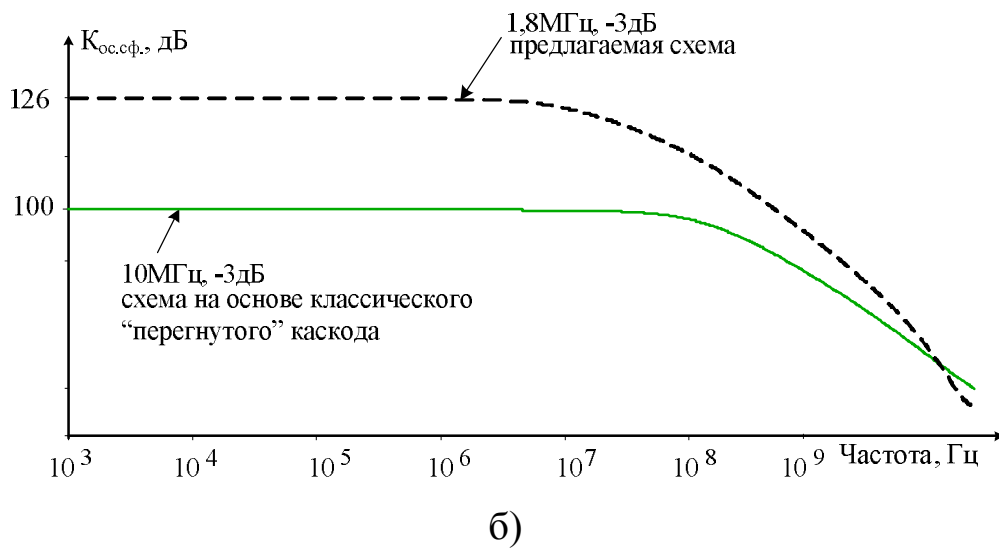
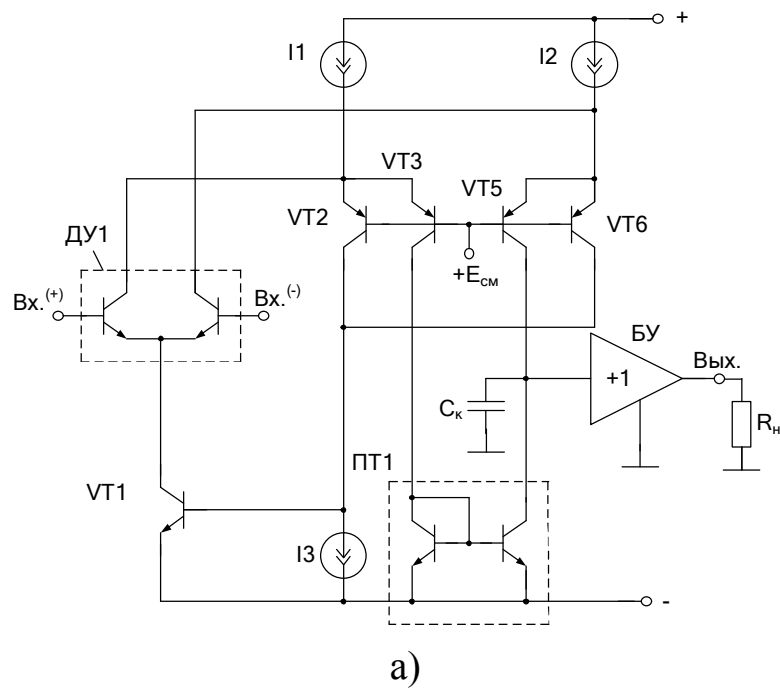
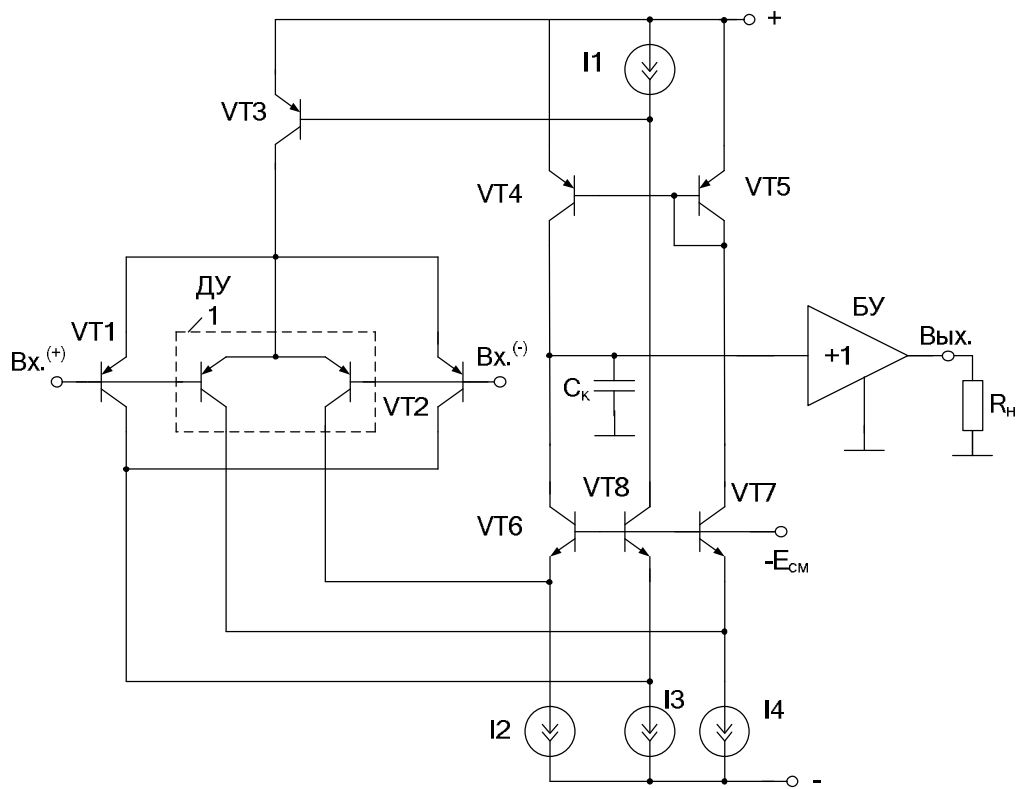
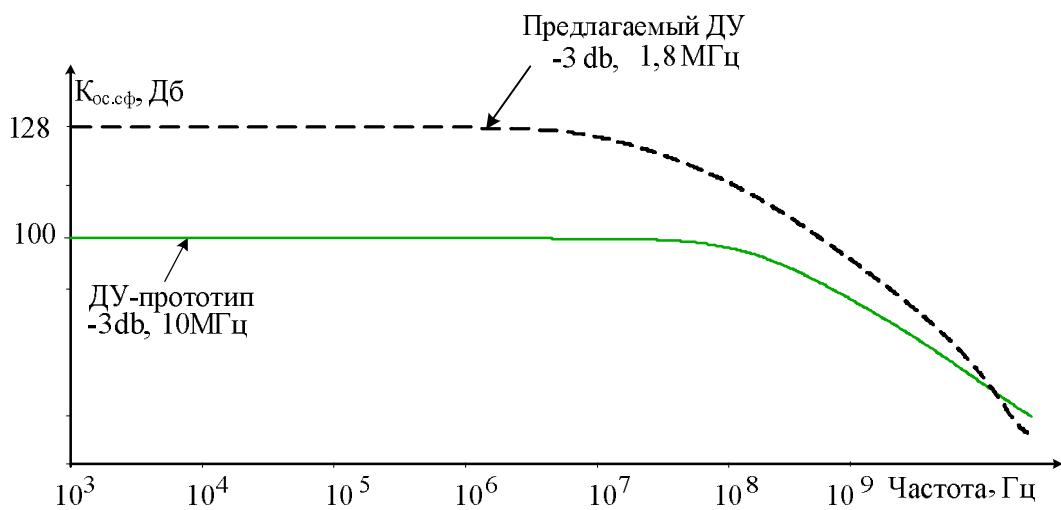


Рис. 9.5. Схема ОУ общего применения с повышенным коэффициентом ослабления синфазных входных сигналов (а) и результаты моделирования его $K_{ос.сф}$ (б)

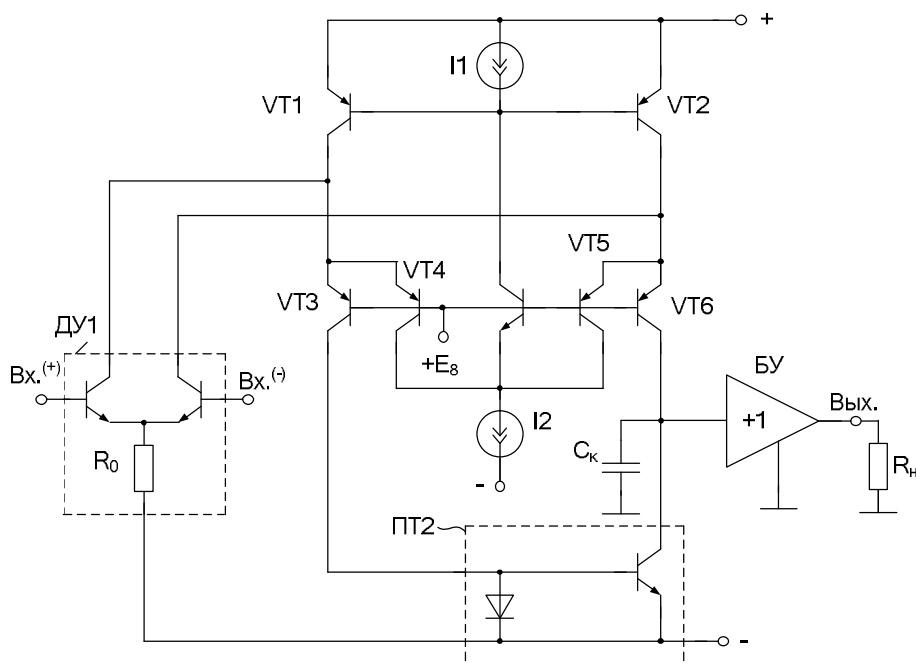


а)

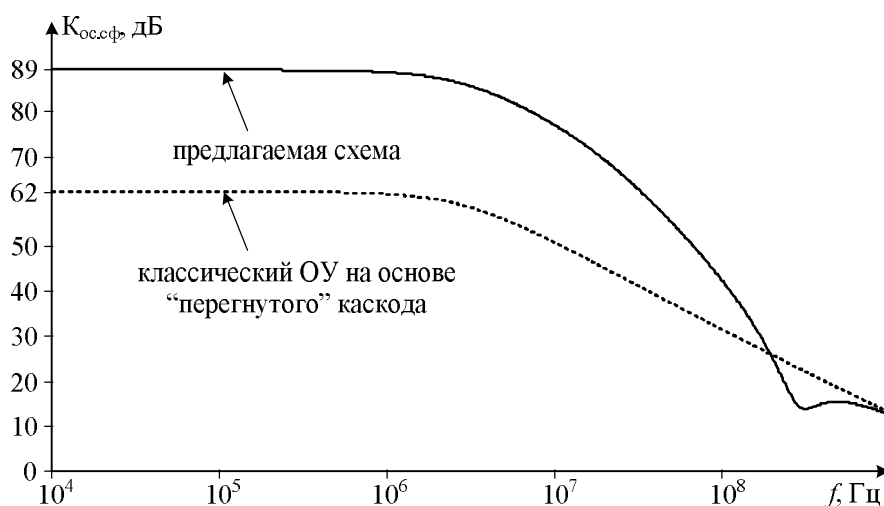


б)

Рис. 9.6. Схема ОУ с повышенным коэффициентом ослабления синфазных входных сигналов (а) и результаты его моделирования (б)



а)



б)

Рис. 9.7. Схема ОУ с повышенным коэффициентом ослабления синфазных входных сигналов (а) и результаты его моделирования (б)

Если второй каскад ДУ выполнен на основе архитектуры комплементарного каскода $\mu A741$, то ООС по синфазному сигналу, стабилизирующая статический режим, может быть введена в соответствии с рис. 9.8.

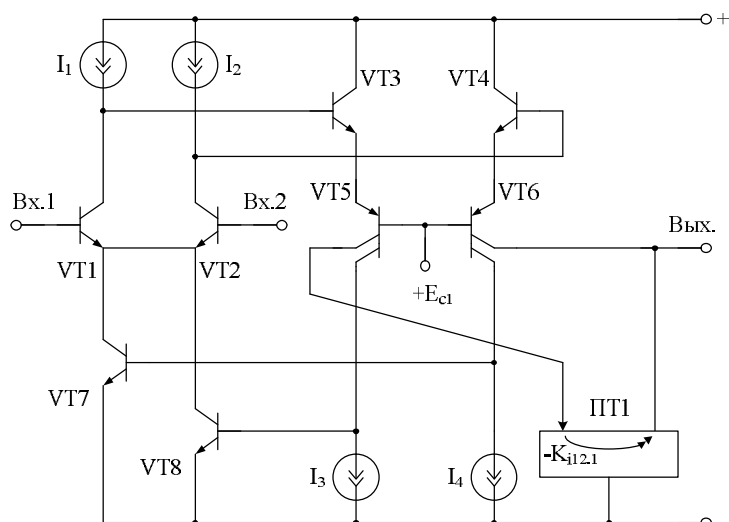


Рис. 9.8. Способ введения ООС в ДУ с комплементарным каскодом

Практические варианты введения ООС по синфазному сигналу в коллекторную цепь входного каскада, соответствующие обобщенной схеме рис. 9.1б, приведены на рис. 9.9 и 9.10.

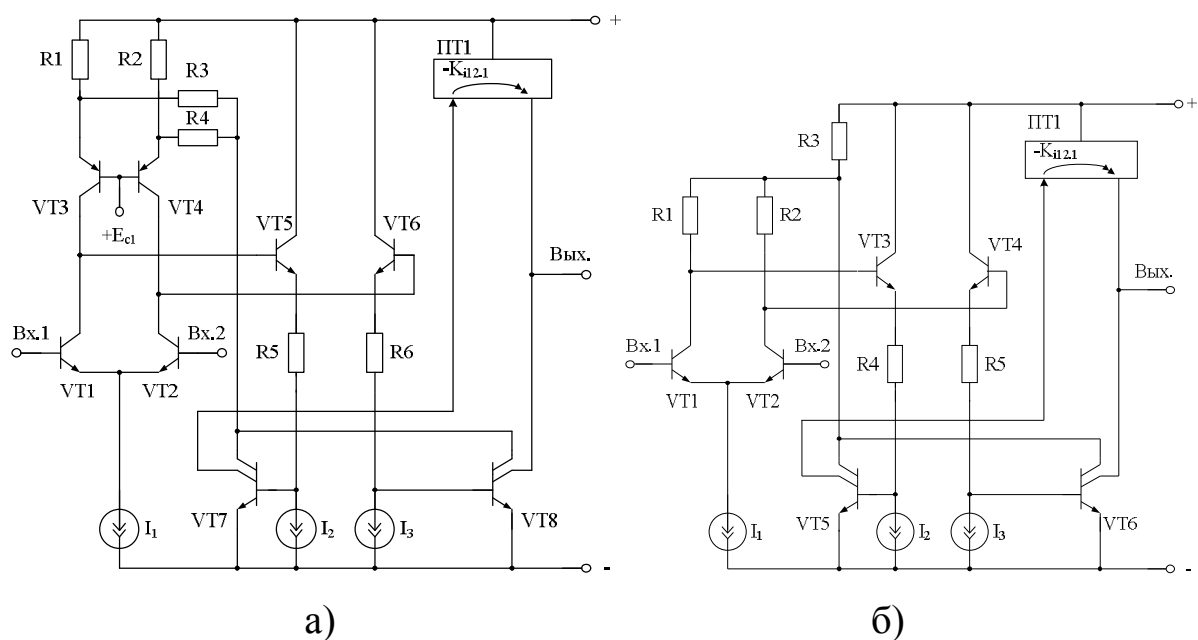
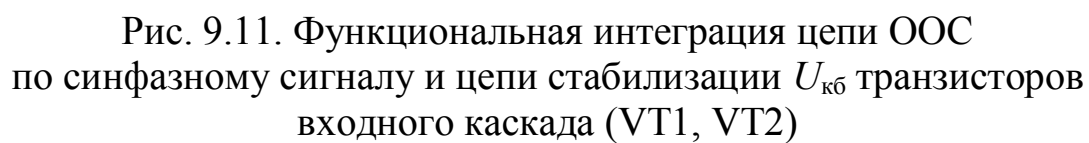


Рис. 9.9. Способы введения ООС по синфазному сигналу в ДУ (VT1–VT2) с симметричной активной (а) и резистивной (б) нагрузками



На базе архитектуры рис. 9.1б возможно построение ДУ со следующим питанием (рис. 9.11).



10. ОСОБЕННОСТИ ВВЕДЕНИЯ ОБРАТНЫХ СВЯЗЕЙ ПО СИНФАЗНОМУ СИГНАЛУ В ДУ С АРХИТЕКТУРОЙ μ А741

Комплементарный каскодный ДУ (рис. 10.1), впервые применённый в операционном усилителе $\mu 741$, обладает рядом существенных преимуществ (по частотному диапазону, входному сопротивлению и т.п.) в сравнении с классическим параллельно-балансным каскадом.

При коэффициенте передачи по току $K_{i12,1}$ подсистемы ПТ2, близком к единице, статический режим транзисторов ДУ рис. 10.1 устанавливается источником опорного тока I_1 .

Статические и динамические параметры ДУ рис. 10.1 ($U_{\text{см}}$, $K_{\text{ос.сф}}$ и др.) существенно зависят от свойств токового зеркала ПТ1, которое должно иметь $K_{12.1}=1$. Это одна из особенностей схемы с несимметричным выходом.

Квазисимметричный вариант стабилизации статического режима ДУ показан на рис. 10.2.

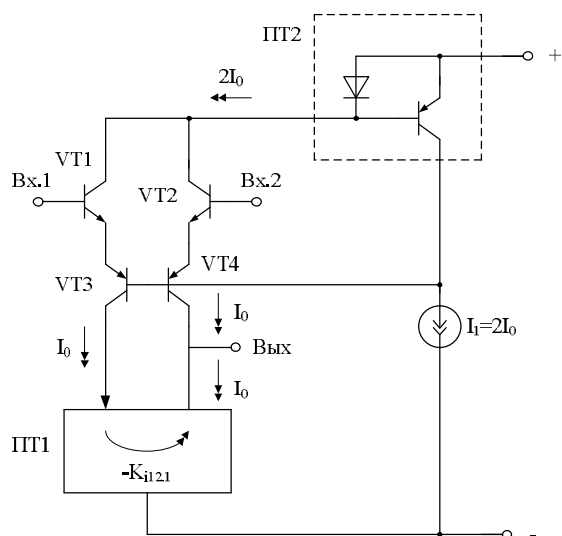


Рис. 10.1. Комплементарный каскод с архитектурой μ A741

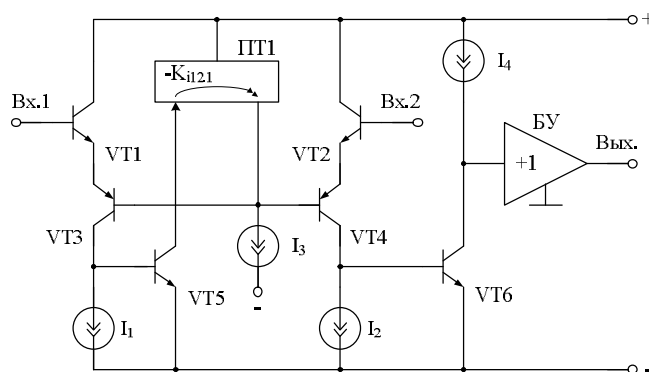


Рис. 10.2. Способы стабилизации статического режима ДУ с архитектурой μ А741 (несимметричный выход)

В данной схеме ослабляется влияние тока базы транзистора VT6 на напряжение смещения нуля ДУ.

Варианты построения цепей стабилизации ДУ при симметричном включении нагрузки входного каскада даны на рис. 10.3. Симметричные схемы всегда имеют более высокий уровень $K_{oc.cф}$.

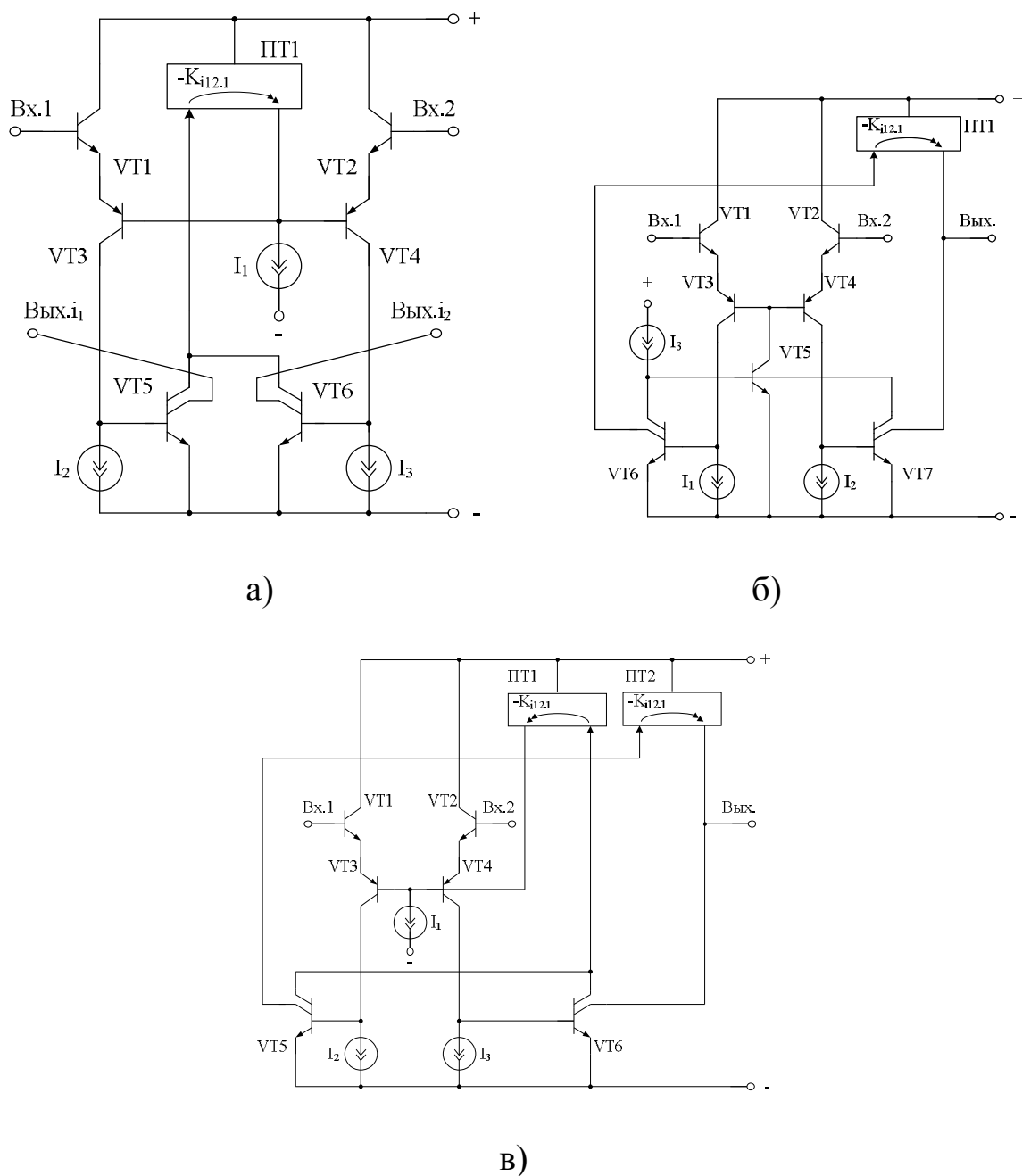


Рис. 10.3. Способы стабилизации статического режима ДУ с архитектурой $\mu A741$ (симметричные выходы)

На базе схемотехнических решений рис. 10.3 достаточно просто реализуются схемы ДУ, имеющие rail-to-rail выход.

11. ОБРАТНАЯ СВЯЗЬ В ДУ БЕЗ ТРАНЗИСТОРНЫХ ИСТОЧНИКОВ ОПОРНОГО ТОКА

Для расширения диапазона изменения входных синфазных сигналов $U_{с.мах}$ цепь стабилизации статистического режима ДУ целесообразно выполнять в виде резистора, так как биполярный транзистор в источнике опорного тока сужает $U_{с.мах}$ на 0,7 В.

В этом случае эффективное значение выходной проводимости может быть улучшено за счёт отрицательной обратной связи (рис. 11.1).

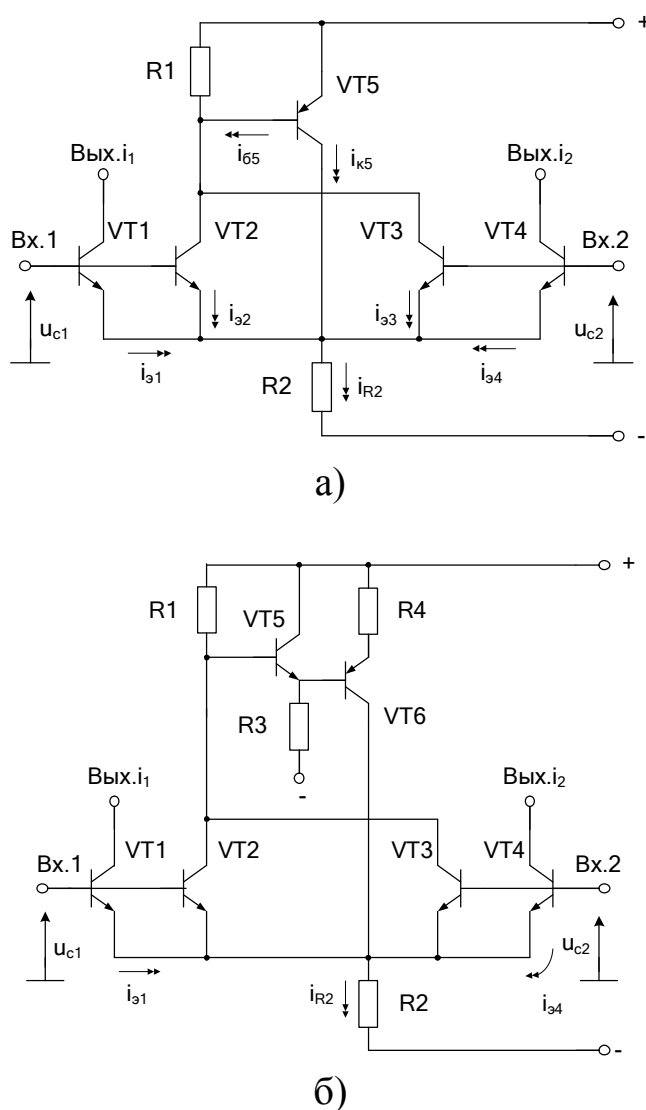


Рис. 11.1. ДУ с низковольтным питанием

В схеме рис. 11.1а эффективное значение проводимости в общей электрической цепи уменьшается до уровня

$$y_{2.эф} \approx \frac{y_2}{4 + 2\beta_5},$$

где $Y_2 = R_2^{-1}$;

β_5 – коэффициент усиления по току базы транзистора VT5.

Аналогично для схемы рис. 11.1б

$$y_{2.эф} = \frac{y_2}{4 + 2 \frac{R1}{R4}}.$$

В целом, данные схемотехнические решения повышают $K_{ос.сф}$ более чем на порядок.

12. СПОСОБЫ ПОСТРОЕНИЯ ДИФФЕРЕНЦИАЛЬНЫХ УСИЛИТЕЛЕЙ С ПАРАФАЗНЫМ ВЫХОДОМ

Применение дифференциального выхода в усилительных каскадах позволяет снизить влияние синфазных помех, уменьшить уровень второй гармоники в спектре выходного сигнала, в два раза увеличить максимальную амплитуду выходного напряжения, снизить эффект «пролезания» цифровых сигналов через подложку в аналого-цифровых микросхемах СВЧ-диапазона. Поэтому задача проектирования таких ОУ является достаточно актуальной.

Характерной особенностью усилителей без обратной связи с парафазным выходом и высоким коэффициентом усиления по напряжению является наличие в схеме высокоомного узла, образованного двумя активными «противоборствующими» источниками тока, например коллектором транзистора входного ДУ и коллектором транзистора активной нагрузки. Чтобы все транзисторы в схеме ОУ находились в активном режиме при изменении температуры и параметров технологического процесса, в схему вводят обратную связь по синфазному сигналу, которая «выравнивает» токи коллекторов этих транзисторов, что обеспечивает стабильный статический режим.

Низковольтный дифференциальный усилитель с двухканальной отрицательной обратной связью по синфазному сигналу. В качестве усилителей с парафазным выходом применяют классические дифференциальные каскады с отрицательной обратной связью по синфазному сигналу (ООС, рис. 12.1), которые стали основой многих серийных аналоговых микросхем систем связи и телекоммуникаций.

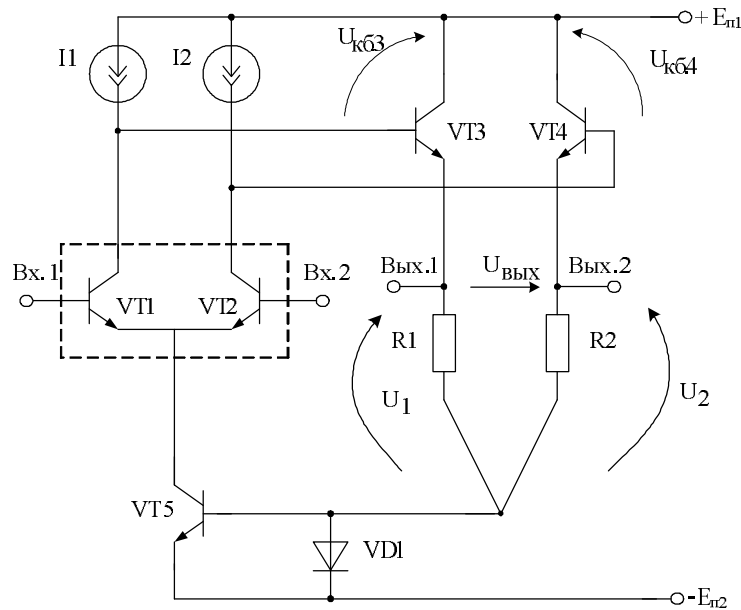


Рис. 12.1. Классический ДУ с парафазным выходом и ООС

В последние годы ДУ данного класса стали более активно использоваться в структуре СВЧ-устройств, реализованных на базе SiGe-технологий. Это связано с возможностью построения на их основе активных RC-фильтров гигагерцевого диапазона для современных и перспективных систем передачи информации. В значительной степени этому способствует простота установления статического режима ДУ с ООС при низковольтном питании (1,2÷2,1) В, которое характерно для SiGe-транзисторов с предельными частотами 20÷200 ГГц.

Существенный недостаток ДУ рис. 12.1 состоит в том, что при низковольтном питании он имеет небольшой диапазон изменения выходного напряжения U_{\max} . Для повышения U_{\max} показана перспективная архитектура ДУ (рис. 12.2).

Статический режим по току предлагаемого ДУ с двухканальной ООС устанавливается двухполюсниками I_1 и I_2 , а также сравнительно низкоомными резисторами R_6 и R_7 :

$$\begin{aligned} I_{K5} R_6 &\approx (I_{R1} + I_{R2} + I_{R5}) R_7, \\ I_1 &\approx I_{\Theta 1}, \quad I_2 \approx I_{\Theta 2} \\ I_{R5} &\ll I_{R1} = I_{R2}. \end{aligned}$$

Сравнительно высокоомные резисторы R_3 , R_4 , R_5 обеспечивают небольшой ток цепи смещения базы транзистора VT_5 . При этом для увеличения диапазона изменения выходного напряжения усилителя рекомендуется выбирать $U_{R7} = 100 \div 200$ мВ.

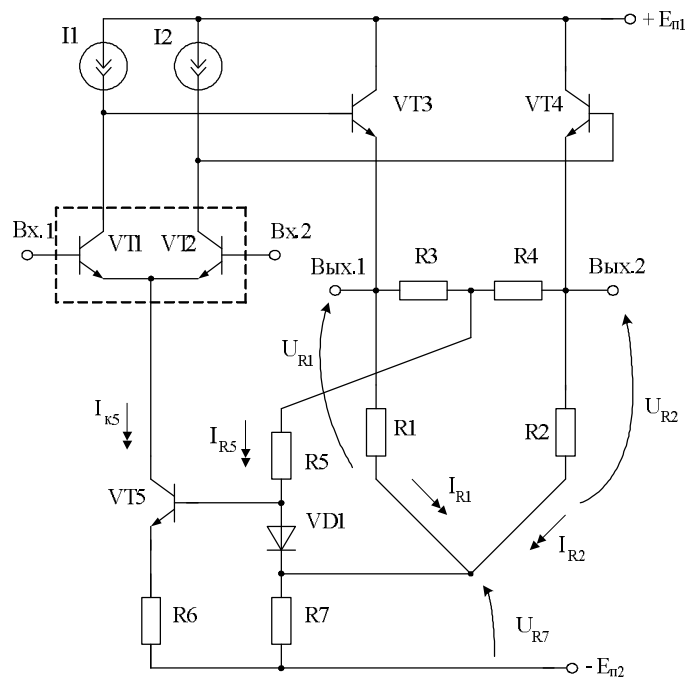


Рис. 12.2. Схема ДУ с двухканальной ООС

В схеме рис. 12.2 существенные нелинейные искажения сигнала не возникают, если статическое напряжение коллектор-база транзисторов VT3 и VT4 больше или равно статическим напряжениям на резисторах R1 и R2. Это позволяет составить следующую систему уравнений для потенциальных координат

$$U_{R7} + U_{R1} + U_{эб.3} + U_{кб.3} = E_{п1} + E_{п2}.$$

Учитывая, что должно быть $U_{кб.3} = U_{R1}$, из (4.1) находим оптимальное значение напряжения U_{R1} :

$$U_{R1} \approx \frac{E_{п1} + E_{п2} - 0,7B - U_{R7}}{2}.$$

Если $U_{R7} = 100$ мВ, $E_{п1} = E_{п2} = 1,5$ В, то $U_{R1} \approx 1,1$ В.

Таким образом, в рассматриваемой схеме максимальная амплитуда дифференциального выходного сигнала составляет $U_{max} = 2,2$ В при 3 В питании. В исходной схеме усилителя $U_{max} = 1,6$ В.

Если напряжение $E_{п1} = E_{п2} = 1,2$ В, то выигрыш по U_{max} также составляет $\Delta U_m = 1,6 - 1B = 0,6B$.

На рис. 12.3 показана схема ДУ с двухканальной ООС в среде компьютерного моделирования PSpice на моделях интегральных транзисторов ФГУП НПП «Пульсар», а на рис. 12.4 – зависимость его выходного (дифференциального) напряжения от входного напряжения.

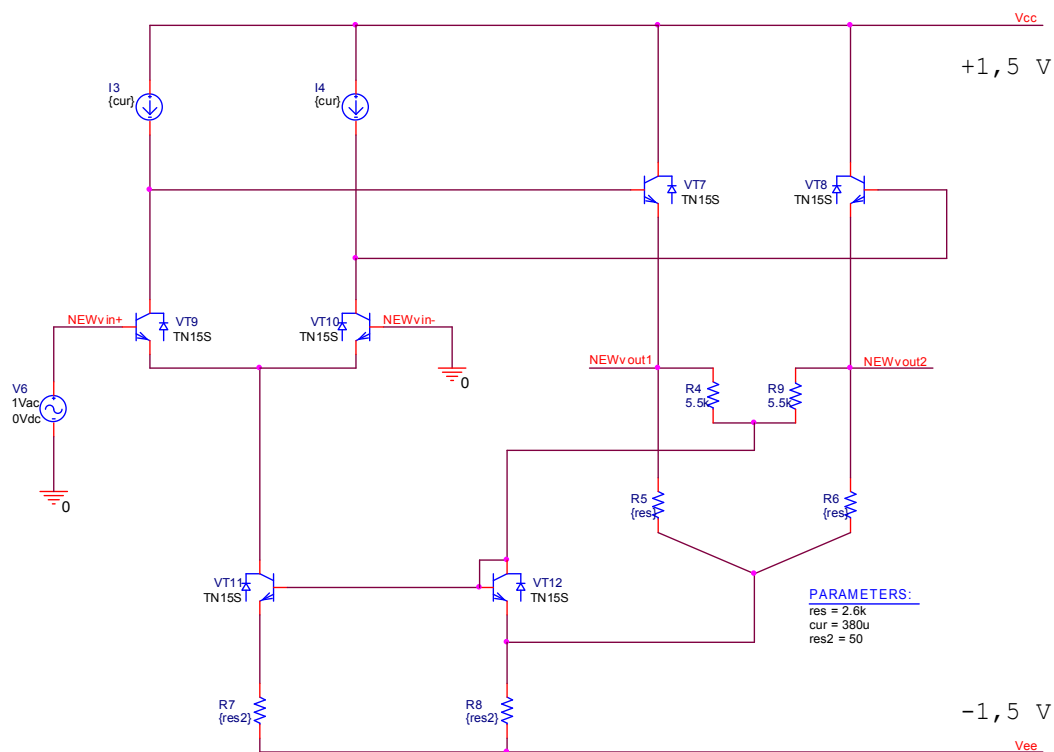


Рис. 12.3. Схема модифицированного ДУ в среде компьютерного моделирования PSpice

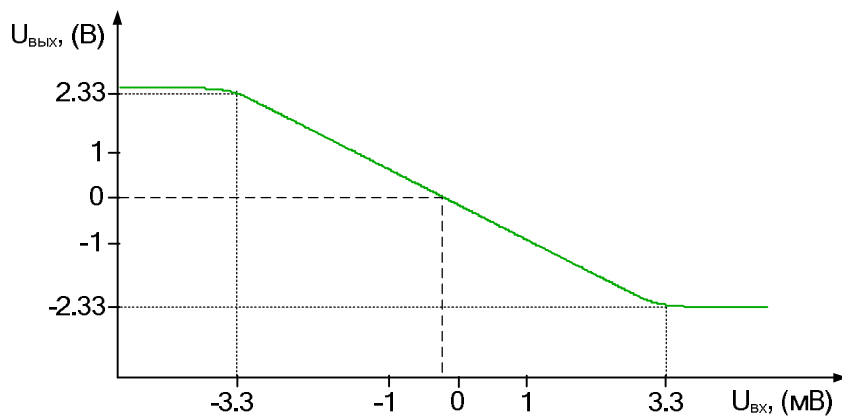


Рис. 12.4. Амплитудная характеристика ДУ с двухканальной ООС при оптимальном выборе параметров элементов

Анализ характеристик показывает, что модифицированный ДУ имеет на 0,6-0,7 В большую максимальную амплитуду выходного напряжения. Это весьма существенно для низковольтных (1,2÷1,5 В) аналоговых микросхем.

Мультивыходной дифференциальный усилитель с нелинейной отрицательной обратной связью. Ниже рассматривается решение проблемы построения мультивыходного дифференциального

усилителя (имеющего шесть выходов, рис. 12.5) с широким спектром технических характеристик и увеличенным максимальным уровнем выходного тока ДУ ($I_{н.маx}$) при низком собственном токопотреблении в статическом режиме.

Рассмотрим работу ДУ рис. 12.5. Статический режим по току схемы устанавливается двухполюсниками И1 и И2:

$$\begin{aligned} I_{12} &= I_{к5} + I_{к6} = I_1 + I_2 = \text{const}, \\ I_{33} &= I_{R1}, I_{34} = I_{R2}, \\ U_{R1} &= I_{R1}R_1, U_{R2} = I_{R2}R_2. \end{aligned}$$

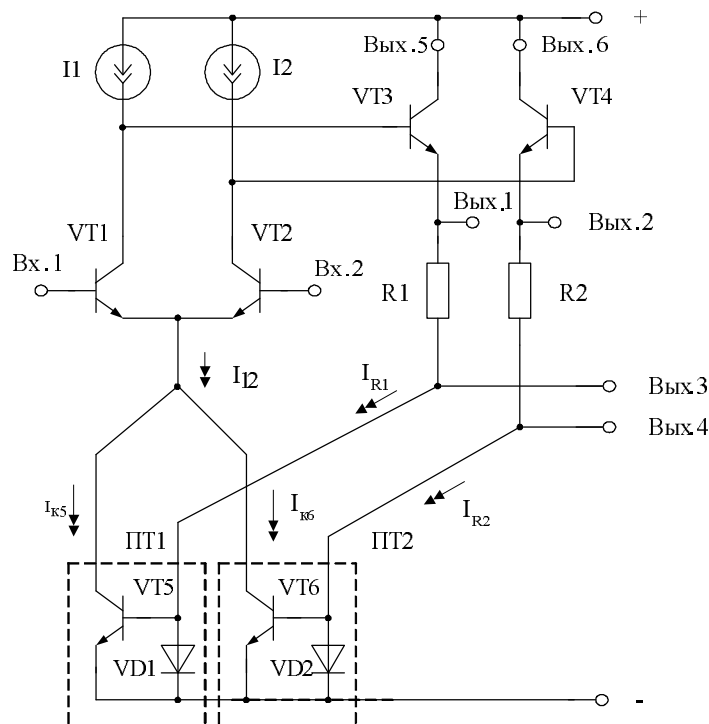


Рис. 12.5. Базовая схема мультивыходного ДУ

Для получения максимального диапазона изменения выходного дифференциального напряжения необходимо выбирать

$$U_{кб3} \approx U_{R1}, U_{кб4} \approx U_{R2}.$$

При положительном приращении напряжения на входе Bx.1 относительно входа Bx.2 ток через резистор R2 увеличивается, а через резистор R1 уменьшается. Однако их сумма остаётся постоянной ($I_{12} = I_{R1} + I_{R2} = \text{const}$). Выходное напряжение на коллекторе VT1 уменьшается на величину u_1 , а на коллекторе VT2 – увеличивается на $u_2 = u_1$. При этом приращения токов на входах повторителей тока ПТ1 и ПТ2

$$i_{R1} \approx \frac{u_1}{R_1} \quad i_{R2} = \frac{u_2}{R_2},$$

где $u_1 = K_{y1} u_{\text{BX}}$;

$u_2 = K_{y2} u_{\text{BX}}$;

$K_{y1} = K_{y2} = K_y$ – соответствующие коэффициенты усиления по напряжению со входов ДУ на базы VT3, VT4.

Причём

$$K_y \approx \beta_3 R_1 S_{\text{ДУ}} \approx \beta_4 R_2 S_{\text{ДУ}} \gg 1,$$

где $\beta_{3,4}$ – коэффициент усиления по току базы транзисторов VT3 и VT4;

$S_{\text{ДУ}}$ – крутизна входного каскада ($S = \frac{i_{\text{к1}}}{u_{\text{BX}}} = \frac{i_{\text{к2}}}{u_{\text{BX}}}$).

Поэтому

$$i_{R1} = K_y \frac{u_{\text{BX}}}{R_1} = \beta_3 S_{\text{ДУ}} u_{\text{BX}},$$

$$i_{R1} = K_y \frac{u_{\text{BX}}}{R_1} = \beta_3 S_{\text{ДУ}} u_{\text{BX}},$$

$$i_{R2} = K_y \frac{u_{\text{BX}}}{R_2} = \beta_4 S_{\text{ДУ}} u_{\text{BX}}.$$

Данные токи создают на входных сопротивлениях токовых зеркал ПТ1 и ПТ2 напряжения, которые выделяются на выходах Вых.3 и Вых.4 и передаются следующему каскаду (например, как на рис. 12.6, 12.7).

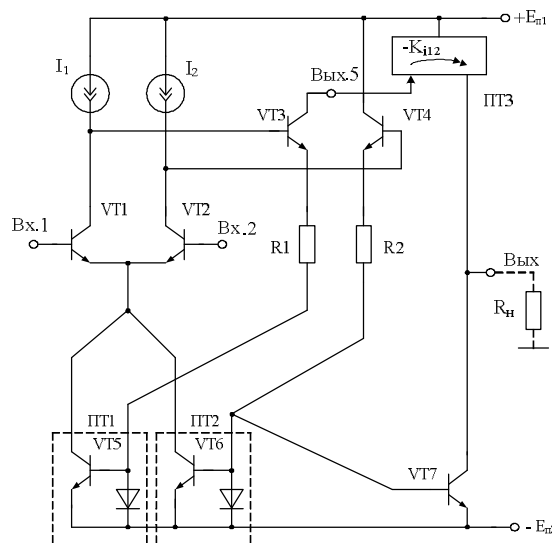


Рис. 12.6. Первый пример построения выходного каскада rail-to-rail

На рис. 12.6 показана схема ДУ с функцией rail-to-rail, у которого выходные элементы ПТЗ и VT7 связаны с соответствующими выходами базовой схемы (рис. 12.5).

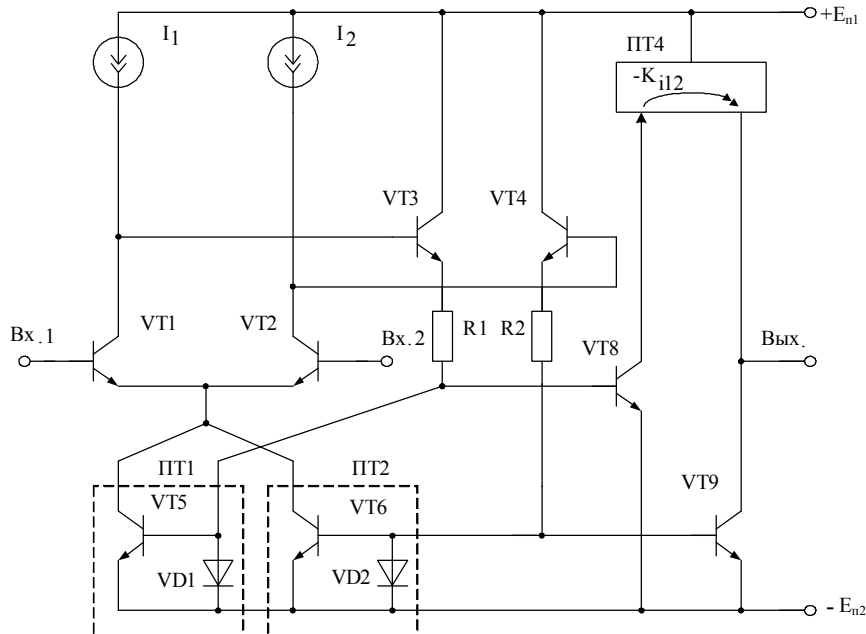


Рис. 12.7. Второй пример построения выходного каскада с опцией rail-to-rail

Показанная на рис. 12.7 схема иллюстрирует другой вариант подключения выходных элементов VT8, VT9, ПТ4, обеспечивающих построение rail-to-rail каскада.

Заметим, что при высокоомной нагрузке ДУ рис. 12.5 токи выходов Вых.5 и Вых.6 пропорциональны входному напряжению:

$$i_{k3} = i_{R1} = K_y \frac{u_{BX}}{R_1} \approx \beta_3 S_{ДУ} u_{BX},$$

$$i_{k4} = i_{R2} = K_y \frac{u_{BX}}{R_2} \approx \beta_4 S_{ДУ} u_{BX}.$$

Это позволяет получить на данных выходах противофазные сигналы, которые могут сниматься и передаваться следующему каскаду (рис. 12.8). Следует заметить, что выход Вых.5 противофазен выходу Вых.4 и синфазен выходу Вых.3. В аналогичных фазовых соотношениях находятся выходы Вых.6, Вых.4, Вых.3.

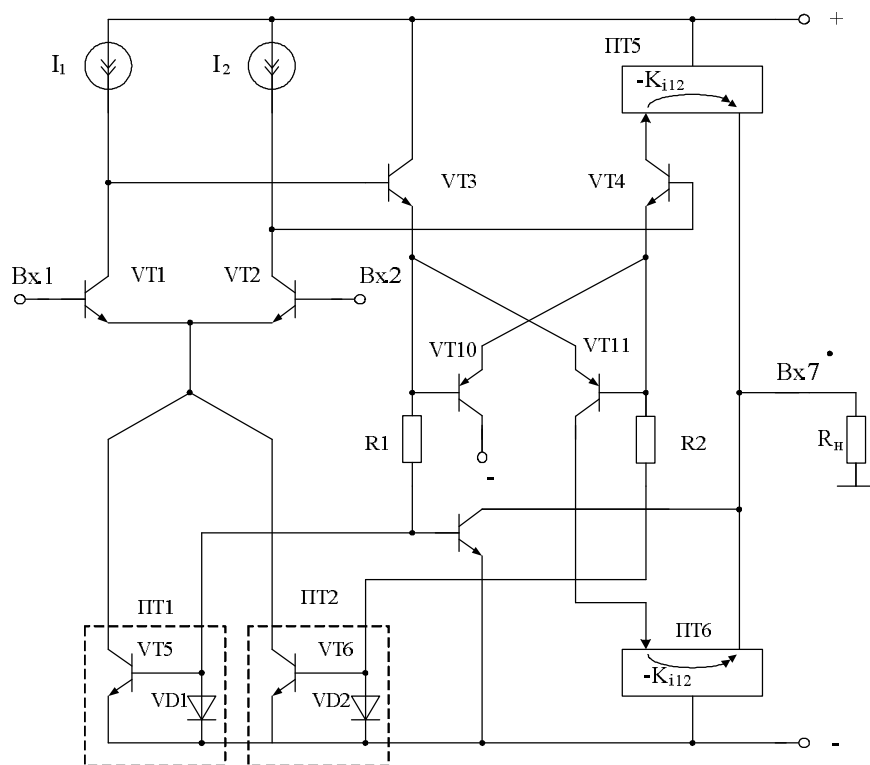


Рис. 12.8. Схема ДУ с нелинейной ООС (на VT10, VT11)

В схеме рис. 12.8 вводится нелинейная обратная связь (элементами VT10, VT11), что позволяет получить на выходе Вых.7 сравнительно большие токи в нагрузке при стабильном сквозном токе выходного каскада. Это показано моделированием ДУ в среде PSpice (рис. 12.9, 12.10).

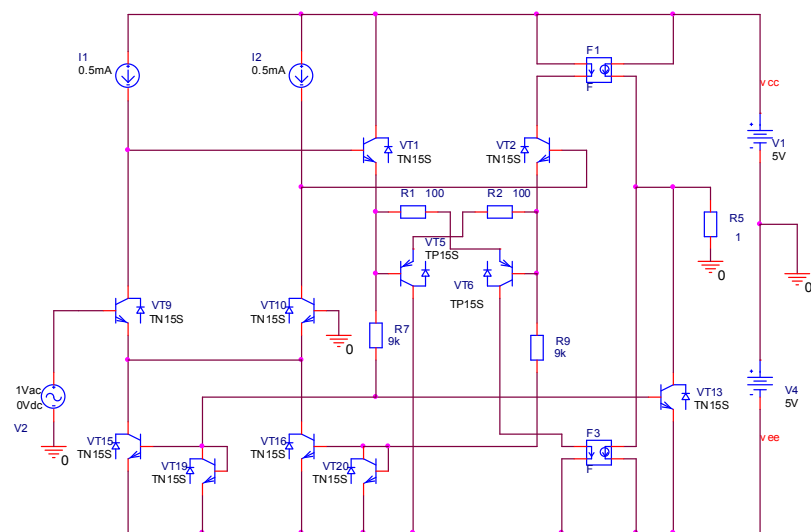


Рис. 12.9. Схема ДУ рис. 12.8
в среде компьютерного моделирования PSpice

Проходная характеристика рис. 12.10 показывает, что без VT10, VT11 максимальный выходной ток ДУ определяется статическим режимом выходных транзисторов, а этот режим характеризуется достаточно высокой стабильностью, которая, благодаря зоне нечувствительности характеристик VT10 и VT11, зависит от токов двухполусников I_1 и I_2 .

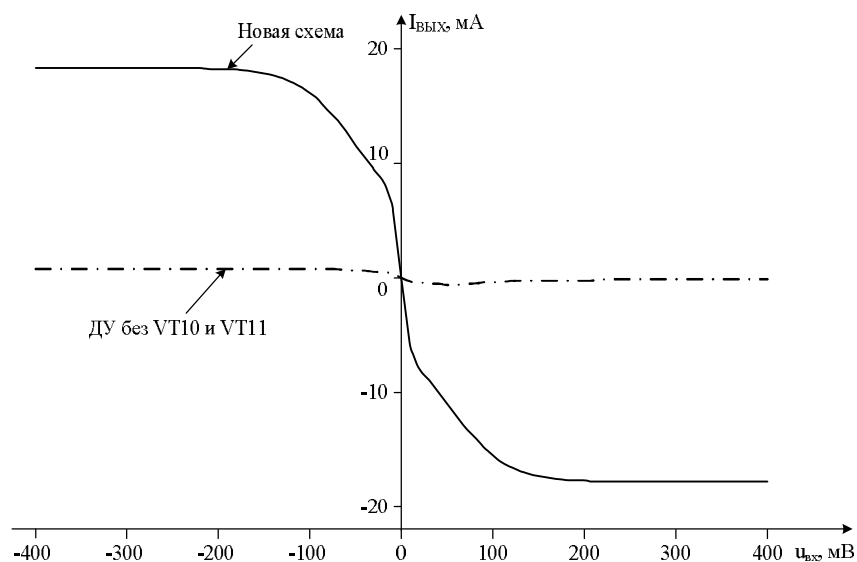


Рис. 12.10. Проходные характеристики сравниваемых ДУ

В частном случае (рис. 12.11) в качестве основных противофазных потенциальных выходов могут использоваться входы первого ПТ1 и(или) второго ПТ2 токовых зеркал (рис. 12.5).

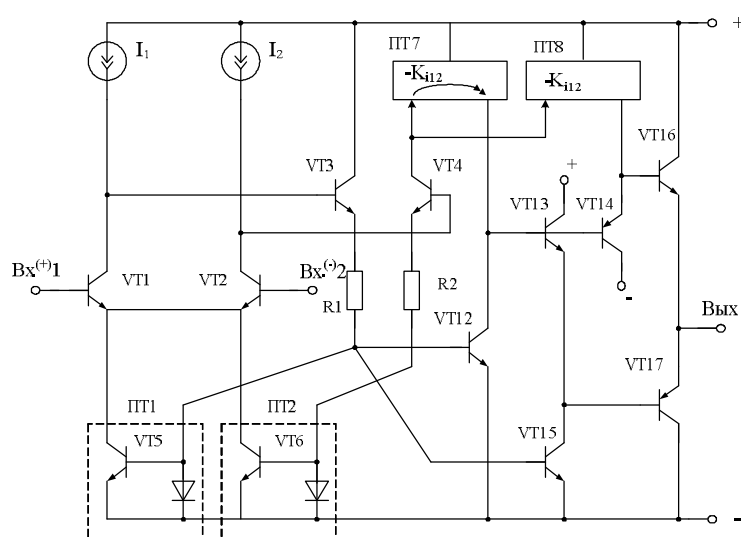


Рис. 12.11. Третий способ построения выходного каскада с функцией rail-to-rail

В другом частном случае роль вспомогательных противофазных потенциальных выходов выполняют эмиттеры VT3 и VT4 выходных транзисторов (рис. 12.5). В качестве первой группы дополнительных противофазных выходов могут также использоваться коллектор первого выходного транзистора VT3 и вход второго токового зеркала ПТ2 (рис. 12.5). В качестве второй группы дополнительных противофазных выходов могут применяться коллектор второго выходного транзистора VT4 и вход первого токового зеркала ПТ1 (рис. 12.5) и т.д.

Полученные выше выводы подтверждаются результатами моделирования ДУ рис. 12.9 в среде PSpice – максимальный выходной ток данного ДУ (рис. 12.10) в несколько десятков раз превышает максимальный выходной ток классических ДУ и соответствующий статический ток выходных транзисторов. Такой режим характерен для усилителей класса АВ. Расширение диапазона изменения выходных токов ДУ без увеличения энергопотребления в статическом режиме позволяет увеличить быстродействие различных аналоговых устройств, работающих на ёмкостную нагрузку. Кроме этого, схема рис. 12.8 характеризуется предельно возможными значениями диапазона изменения выходного напряжения (от шины питания до шины питания), что характерно для усилителей класса rail-to-rail.

Способы организации парафазных выходов в ОУ на основе «перегнутых» каскодов. В современной технике проектирования аналоговых интерфейсов на базе операционных усилителей широкое распространение получили схемы так называемых «перегнутых» каскодных дифференциальных усилителей (КДУ) рис. 12.12. На их основе выполнено более 20 серийных ОУ, выпускаемых как зарубежными (НА2520, НА5190, AD797, AD8631, AD8632, ОР90 и др.), так и российскими (154УДЗ и др.) микроэлектронными фирмами.

Одна из задач, которую требуется решать с помощью КДУ, – создание на их основе усилителей с двумя низкоомными противофазными выходами, согласованными с общей шиной источников питания. Усилители с таким парафазным выходом (рис. 12.12), наряду с классическими ОУ, образуют основу для проектирования активных фильтров, драйверов линий связи, преобразователей одного входного напряжения в два противофазных сигнала и т.д. При этом во всех этих случаях для получения широкого динамического диапазона при малых напряжениях питания необходимо иметь нулевой (или другой заданный) статический потенциал на парафазных выходах.

Следует отметить, что для классического КДУ рис. 12.12 характерны противоречивые требования к параметрам элементов схемы, при которых обеспечивается высокий коэффициент усиления по

напряжению K_y и заданный уровень выходных статических напряжений, которые должны быть «привязаны» к потенциалу общей шины источников питания.

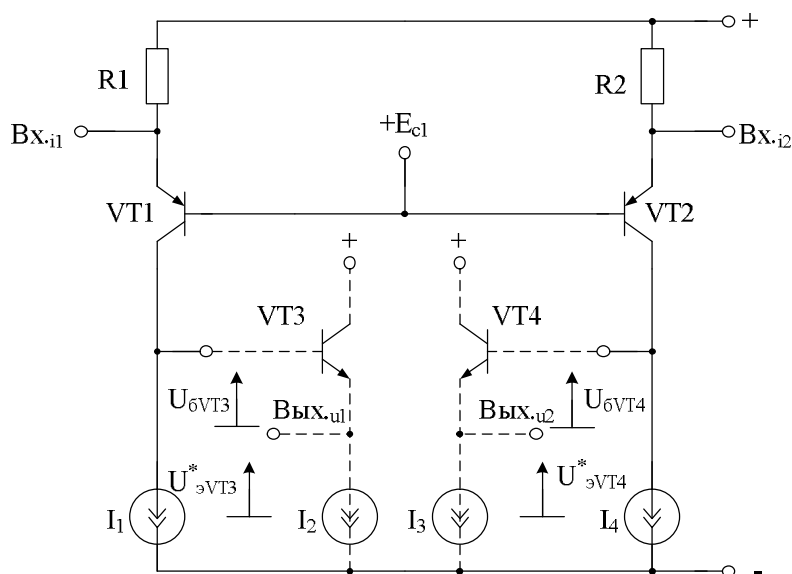


Рис. 12.12. Классический КДУ с парафазным выходом

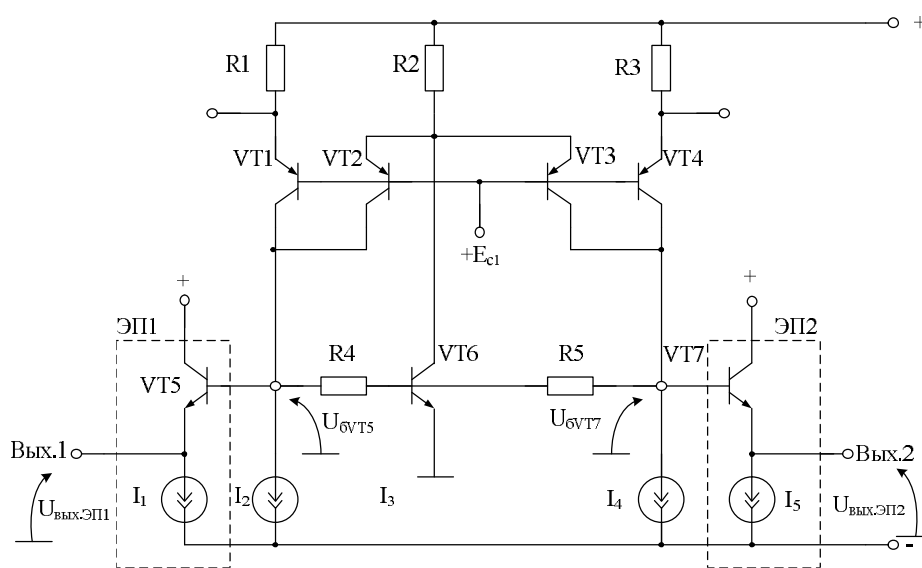
Действительно, для повышения K_y в качестве двухполюсников I_1 и I_4 необходимо использовать источники опорного тока, что в то же время приводит к неопределённости статических потенциалов U_{6VT3} , U_{6VT4} (или потенциалов $U_{эVT3}$ и $U_{эVT4}$ на выходах эмиттерных повторителей, которые включаются для согласования схемы с низкими сопротивлениями нагрузки). Существенный недостаток классического ДУ (рис. 12.12) состоит в том, что при высоком коэффициенте усиления по напряжению статический потенциал его парафазных выходов нестабилен, что создаёт проблемы с согласованием выходов КДУ с нагрузкой.

В схеме КДУ рис. 12.13 создаются условия, при которых выходные статические напряжения КДУ устанавливаются на заданном, в том числе нулевом, уровне.

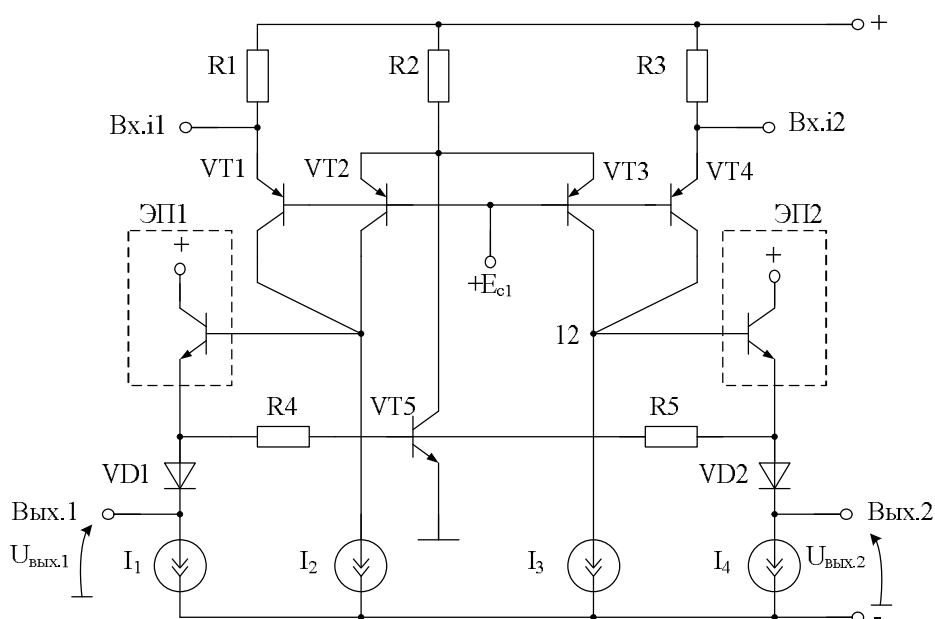
Статический режим по току транзисторов схемы рис. 12.13а устанавливается двухполюсниками I_2 и I_4 , а также за счёт соответствующего выбора напряжения источника смещения E_{c1} и сопротивлений двухполюсников $R1$, $R2$, $R3$.

Уровень статических напряжений КДУ U_{6VT5} и U_{6VT7} отличается от потенциала общей шины на +0,7 В. Поэтому при введении эмиттерных повторителей ЭП1 и ЭП2 (рис. 12.13а) напряжение на

выходах $U_{\text{вых.ЭП1}}$ и $U_{\text{вых.ЭП2}}$ будет близко к нулю, что является необходимым условием для введения обратных связей на постоянном токе и получения максимального динамического диапазона.



а)



б)

Рис. 12.13. Базовые схемы модифицированного КДУ

На рис. 12.14 изображена модифицированная схема КДУ, функционально интегрированная с входным дифференциальным каскадом (VT5, VT6).

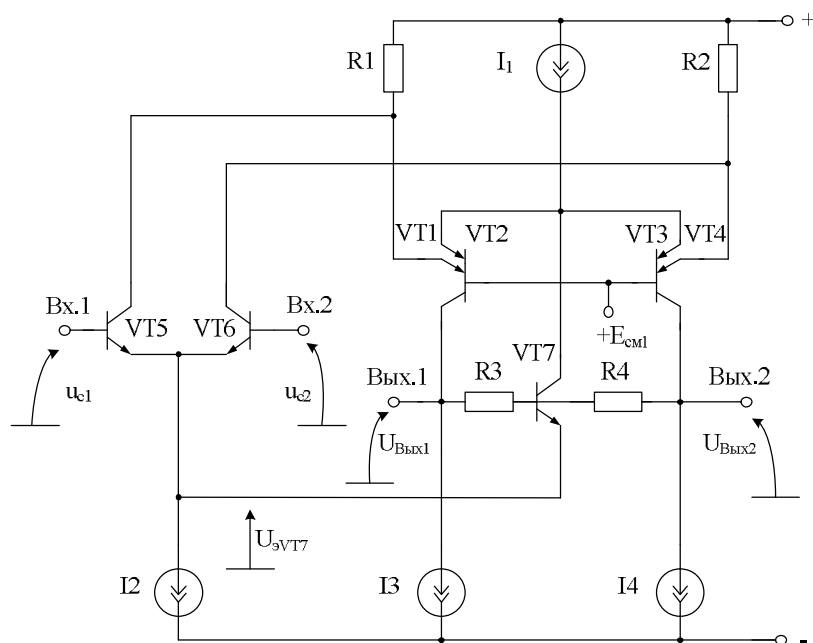


Рис. 12.14. Каскодный ДУ с парафазным выходом

Особенность схемы рис. 12.14 состоит в том, что здесь выходные статические напряжения $U_{\text{Вых1}}$ и $U_{\text{Вых2}}$ равны входному синфазному напряжению параллельно-балансного каскада (VT5, VT6, I_2). Схема рис. 12.14 имеет повышенный коэффициент ослабления входных синфазных сигналов.

На рис. 12.15 показана схема КДУ рис. 12.14 в среде компьютерного моделирования PSpice.

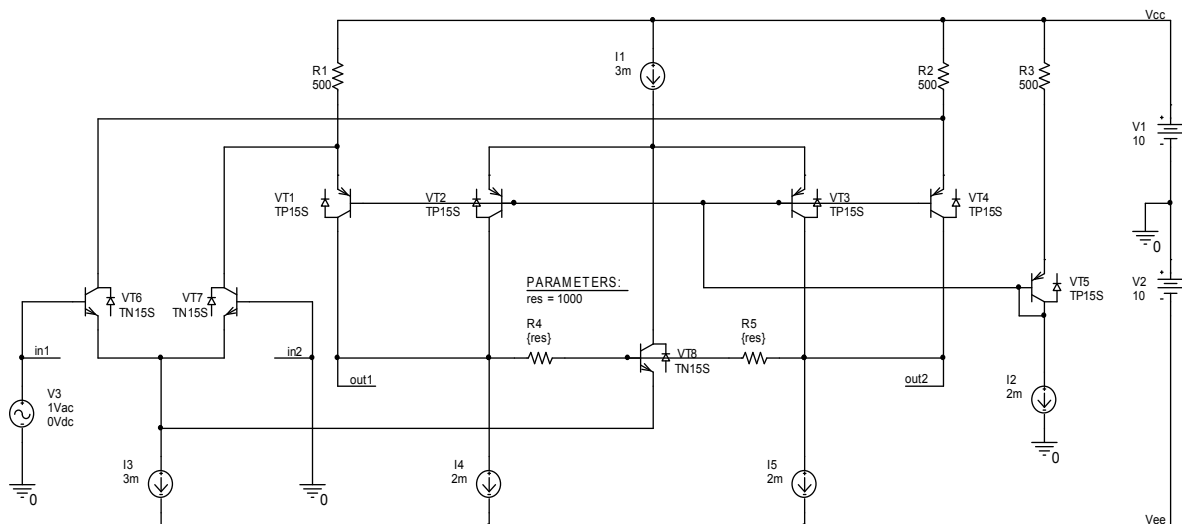


Рис. 12.15. Схема КДУ рис. 12.14
в среде компьютерного моделирования PSpice

Для предлагаемого КДУ рис. 12.15 на рис. 12.16–12.18 приведены амплитудно-частотные характеристики коэффициента усиления по напряжению K_u (рис. 12.16), входного сопротивления для синфазного сигнала (рис. 12.17) и входного дифференциального сопротивления (рис. 12.18).

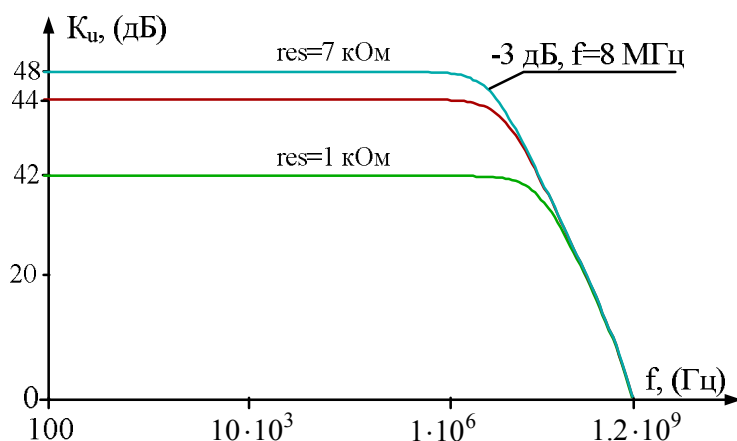


Рис. 12.16. Амплитудно-частотные характеристики коэффициента усиления по напряжению КДУ рис. 12.15 ($res=R3=R4$)

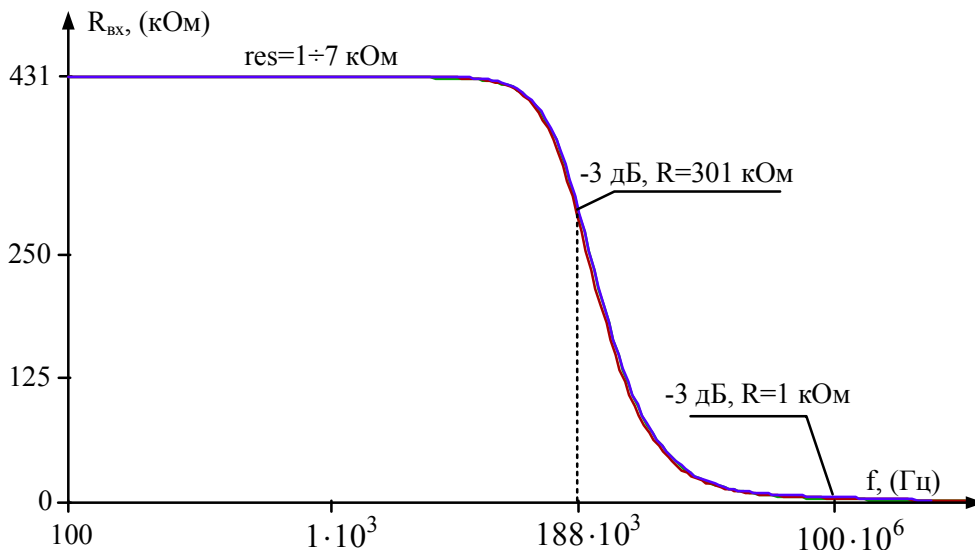


Рис. 12.17. Входное сопротивление для синфазного сигнала КДУ рис. 12.15

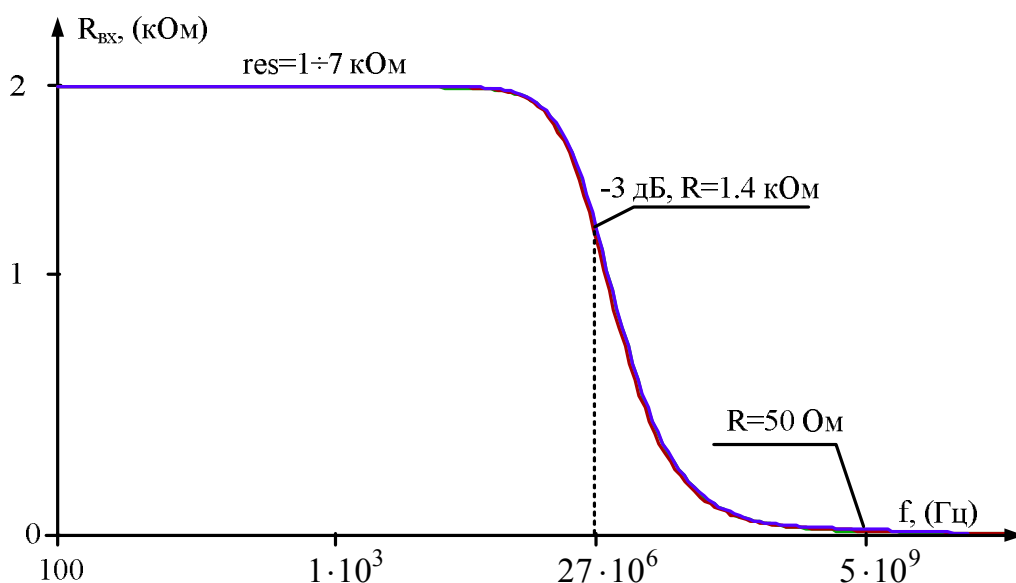


Рис. 12.18. Входное дифференциальное сопротивление КДУ
рис. 12.15

Схема рис. 12.19 совпадает со схемой рис. 12.14. Однако здесь транзисторы VT1, VT2, VT3 и VT4 – полевые, реализуемые (в частном случае так же, как и другие элементы) по техпроцессу SGB25VD.

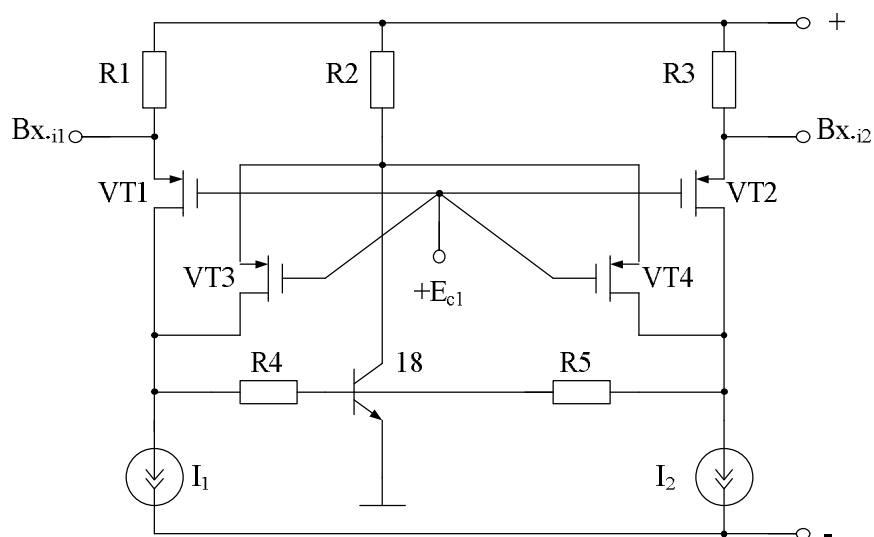


Рис. 12.19. Принципиальная схема КДУ на базе полевых транзисторов

Схема на рис. 12.20 соответствует рис. 12.19 в среде Cadence на моделях интегральных СВЧ-транзисторов технологии SGB25VD.

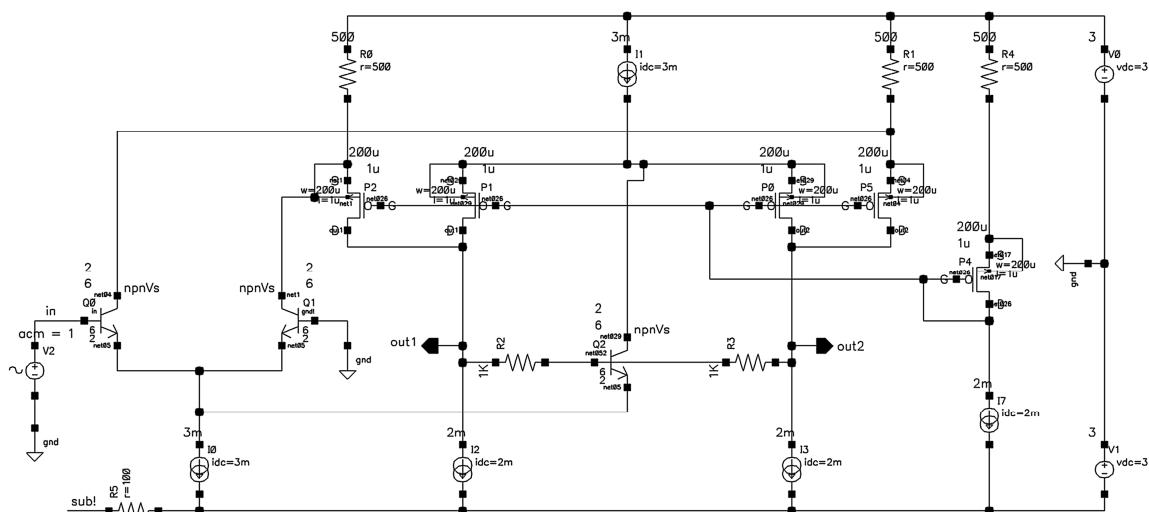


Рис. 12.20. Схема КДУ рис. 12.19
в среде компьютерного моделирования Cadence

На рис. 12.21 представлена амплитудно-частотная характеристика коэффициента усиления по напряжению схемы рис. 12.20.

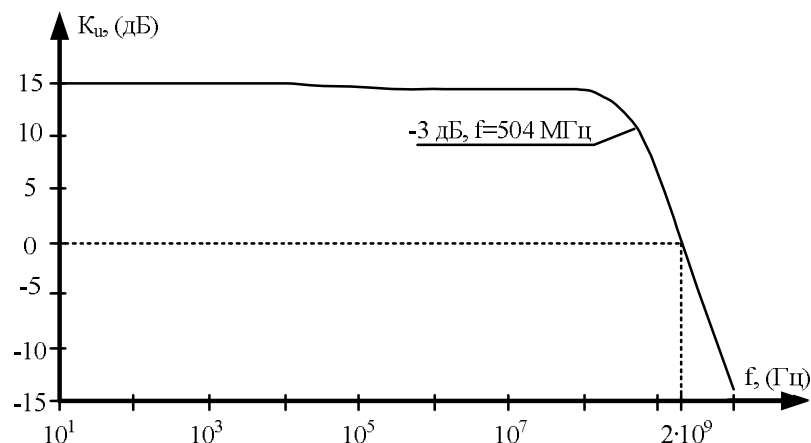


Рис. 12.21. Амплитудно-частотная характеристика
коэффициента усиления по напряжению схемы рис. 12.20

Приведённые результаты моделирования предлагаемого КДУ с парафазным выходом показывают, что в данной схеме разрешаются технические противоречия, характерные для классического КДУ.

Сравнение частотных характеристик дифференциальных ОУ на полевых и биполярных транзисторах. На рис. 12.22 приведены перспективные архитектуры полностью дифференциальных ОУ с минимальной электрической длиной, имеющие парафазный выход.

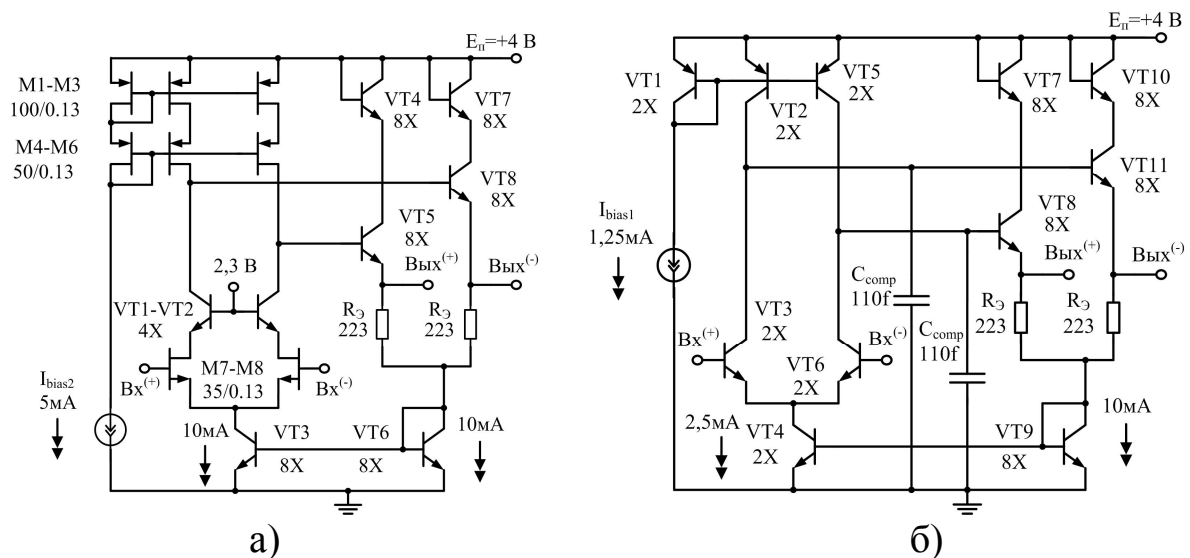


Рис. 12.22. Перспективные схемы ОУ с минимальной электрической длиной в базисе 0,13 мкм БиКМОП (а) и комплементарного биполярного (б) SiGe технологических процессов

Цепь обратной связи по синфазному сигналу в этих схемах выполнена на основе масштабирующего токового зеркала VT3, VT6 (рис. 12.22а), VT4, VT9 (рис. 12.22б).

Комплементарный операционный усилитель рис. 12.22б состоит из дифференциального входного каскада на n-p-n транзисторах (VT3 и VT6) с активной нагрузкой на p-n-p транзисторах (VT2, VT5). Подсхема обратной связи по синфазному сигналу выполнена на транзисторах VT9, VT4. Выходные повторители напряжения VT8 и VT11 обеспечивают низкое выходное сопротивление и соответствующее статическое напряжение (2 В) для управления входным каскадом последующего ОУ. Комплементарный ОУ (рис. 12.22б) имеет минимально возможную электрическую длину, а коэффициент усиления на постоянном токе без обратной связи получается сравнительно большим благодаря высокому выходному сопротивлению активных нагрузок на p-n-p транзисторах VT2, VT5. Операционный усилитель рис. 12.22б разработан на основе комплементарного технологического процесса 0,25 мкм SiGe (p-n-p транзисторы с $f_T=85$ ГГц, $f_{max}=120$ ГГц и $BV_{CEO}=2,5$ В, n-p-n транзисторы с $f_T=170$ ГГц, $f_{max}=170$ ГГц и $BV_{CEO}=1,9$ В). Моделирование ОУ рис. 12.22а выполнено с моделями 0,13 мкм SiGe БиКМОП технологического процесса, в котором имеются n-p-n транзисторы со следующими параметрами: $f_T=170$ ГГц, $f_{max}=170$ ГГц и $BV_{CEO}=1,9$ В (предварительные данные для технологического процесса SG13B).

Для устойчивой работы ОУ со 100%-й обратной связью второй паразитный полюс его разомкнутой ЛАЧХ коэффициента усиления следует разместить за частотой единичного усиления. Частота второго полюса в ОУ рис. 12.22а, б определяется постоянной времени, образованной выходным сопротивлением источника сигнала и входной ёмкостью ОУ.

Входная ёмкость БиКМОП ОУ рис. 12.22а определяется ёмкостью затвор-исток транзисторов М7, М8 и пропорциональна площади затвора ($A = W \times L$) этих транзисторов.

Таким образом, оптимизация расположения второго паразитного полюса может быть выполнена путём регулировки источника тока в цепи эмиттеров в случае биполярного входного каскада и изменения ширины затвора в случае МОП входного каскада.

Чтобы провести сравнение этих двух ОУ, были спроектированы схемы с одинаковыми частотами единичного усиления по однофазному выходу ($f_{cp.1}$). Результаты моделирования приведены на рис. 12.23.

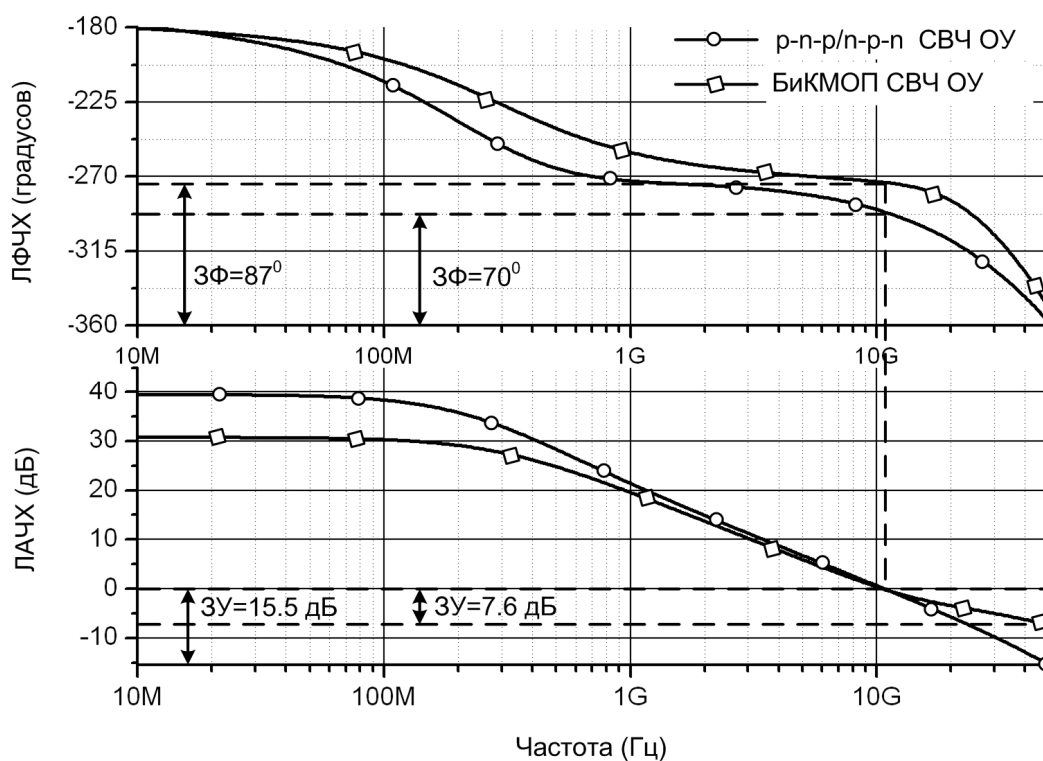


Рис. 12.23. Результаты моделирования ЛАЧХ и ЛФЧХ разомкнутого коэффициента усиления для ОУ рис. 12.22а, б

БиКМОП ОУ имеет лучший запас по фазе, однако запас по усилению (ЗУ) хуже, чем в комплементарном ОУ. Основные параметры ОУ рис. 12.22а, б приведены в таблице.

Параметры ОУ с минимальной электрической длиной

Схема ОУ	Параметры и единицы измерения				
	$f_{ср.1}$, ГГц	Запас по фазе (ЗФ), градусы	Запас по усилению (ЗУ), дБ	Усиление на посто- янном то- ке, дБ	Потребляемый ток, мА
рпр/рпн	10,7	70	-15,5	39,4	12,5
БиКМОП	10,7	87	-7,6	30,8	20

Запас по фазе комплементарного ОУ меньше вследствие влияния корректирующей ёмкости C_{comp} на частоту второго полюса. В области высших частот БиКМОП ОУ имеет более быстрый спад ЛАЧХ вследствие большей «электрической длины» относительно комплементарного ОУ.

ЗАКЛЮЧЕНИЕ

Рассмотренные в данном учебно-методическом пособии практические схемы ДУ с повышенным ослаблением синфазного сигнала и результаты компьютерного моделирования их основных динамических и статических параметров представляют собой обширную базу данных для курсового проектирования.

Схемотехнические приёмы повышения $K_{ос.сф}$ входных каскадов ОУ расширяют сложившиеся представления о методах повышения синфазной помехоустойчивости аналоговых микросхем с дифференциальным входом. Улучшение коэффициента ослабления входных синфазных сигналов достигает 20÷70 дБ (по сравнению с классическими решениями).

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

Основная литература

1. Прокопенко, Н.Н. Нелинейная активная коррекция в прецизионных аналоговых микросхемах / Н.Н. Прокопенко. – Ростов н/Д. : Изд-во СКНЦ ВШ, 2000. – 224 с.
2. Прокопенко, Н.Н. Схемотехника широкополосных усилителей : монография / Н.Н. Прокопенко, Н.В. Ковбасюк. – Шахты : Изд-во ЮРГУЭС, 2005. – 218 с.
3. Крутччинский, С.Г. Структурный синтез аналоговых электронных схем : монография / С.Г. Крутччинский. – Ростов н/Д. : Изд-во СКНЦ ВШ, 2001. – 185 с.
4. Валенко, В.С. Полупроводниковые приборы и основы схемотехники электронных устройств / В.С. Валенко ; под ред. А.А. Ровдо. – М. : Додэка-XXI, 2001. – 336 с.
5. Павлов, В.Н. Схемотехника аналоговых электронных устройств : учебник для вузов / В.Н. Павлов, В.Н. Ногин. – М. : Горячая линия-Телеком, 2003. – 320 с.
6. Лаврентьев, Б.Ф. Схемотехника электронных средств : учеб. пособие для вузов / Б.Ф. Лаврентьев. – М. : Академия, 2010. – 336 с. : ил. – (Высшее профессиональное образование. Радиотехника).
7. Волгин, Л.И. Топологические усилители электрических сигналов / Л.И. Волгин. – Тольятти : ПТИС МГУС, 2002.
8. Каталог разработок Российско-Белорусского центра аналоговой микросхемотехники / редкол. : Н.Н. Прокопенко, С.Г. Крутччинский, Е.И. Старченко [и др.] ; под ред. Н.Н. Прокопенко. – Шахты : ГОУ ВПО «ЮРГУЭС», 2010. – 479 с.

Дополнительная литература

9. Операционные усилители и компараторы. – М. : Додэка-XXI, 2001. – С. 243–244.
10. Матавкин, В.В. Быстродействующие операционные усилители / В.В. Матавкин. – М. : Радио и связь, 1989.
11. Волгин, Л.И. Высокостабильные усилительные устройства. Методы построения и схемотехника / Л.И. Волгин. – Саратов : Изд-во СГУ, 1985.
12. Гутников, В.С. Интегральная электроника в измерительных устройствах / В.С. Гутников. – 2-е изд., перераб. и доп. – Л. : Энергоатомиздат, 1988.

Учебное издание

**Прокопенко Николай Николаевич
Ковбасюк Николай Васильевич
Крюков Сергей Владимирович**

**КОМПЬЮТЕРНОЕ МОДЕЛИРОВАНИЕ
ДИФФЕРЕНЦИАЛЬНЫХ УСИЛИТЕЛЕЙ
С ПОВЫШЕННЫМ ОСЛАБЛЕНИЕМ
СИНФАЗНОГО СИГНАЛА**

Учебно-методическое пособие

Ответственный за выпуск Н.В. Ковбасюк

ИД №06457 от 19.12.01 г. Издательство ЮРГУЭС
Подписано в печать 10.01.2013 г.
Формат бумаги 60х90/16. Усл. п.л. 4,75.
Тираж 50 экз. Заказ № 2.

ПЛД № 10-65175 от 05.11.99 г.
Типография Издательства ЮРГУЭС
346500, г. Шахты, Ростовская обл., ул. Шевченко, 147